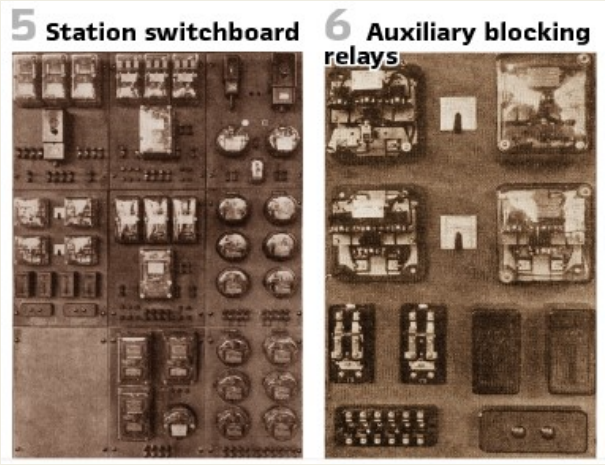
Εισαγωγή στα Ψηφιακά Συστήματα

Ομιλητής
Ε.ΔΙ.Π. Διονύσης Βασιλόπουλος



Τεχνολογική εξέλιξη

- 1930 : ρελέδες (relays)

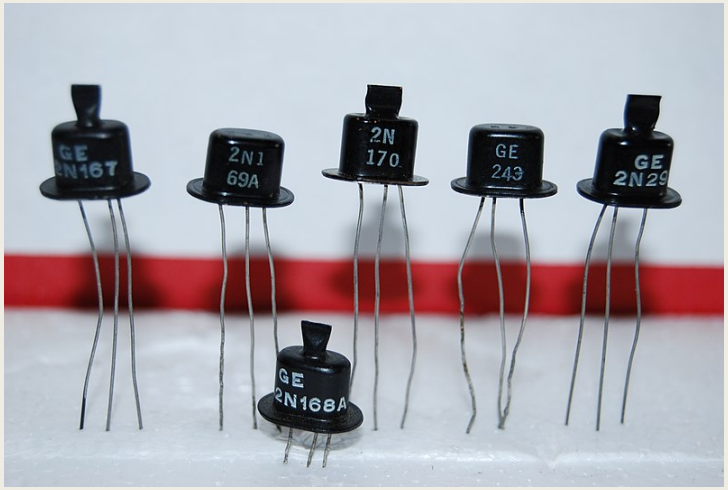


- 1940 : λυχνίες (tubes)
  - *ENIAC 19.000 λυχνίες, 30x3x1 m3, 140 KW*



Τεχνολογική εξέλιξη

- 1950 : **τρανζίστορ** (transistors)



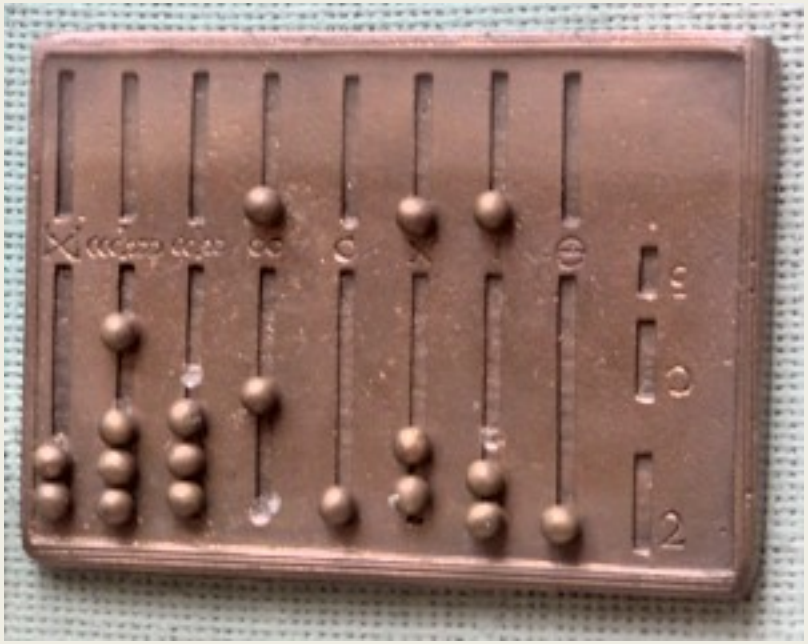
- 1960 : **ολοκληρωμένα κυκλώματα** (integrated circuits – ICs):
  - *μερικές πύλες (4-6) σε ένα chip*



Τεχνολογική εξέλιξη

- 1970 : μικροεπεξεργαστές, μνήμες (RAM, ROM), PLD
  - *1971 i4004, 1972 i8080, 1978 i8086*
- 1980-90 : VLSI κυκλώματα
  - *ASIC, CPLD, FPGA, DSP, MCM, …*
- 2000 : Σύστημα σε τσιπ (System on Chip - SoC)
  - *Η πλακέτα του σήμερα το τσιπ του αύριο*
- 2010 : Ετερογενείς τεχνολογίες και 3D σε ένα τσιπ
  - *προγραμματιζόμενη λογική + μνήμες + μικροεπεξεργαστές + επεξεργαστές γραφικών + επιταχυντές υλικού σε ένα τσιπ*

Ρωμαϊκός άβακας



- Κάτω μέρος μονάδες/δεκάδες/εκατοντάδες/..
- Πάνω μέρος 5άδες/50άδες/...
- Δεξιά υπολογίζονταν τα κλάσματα

https://en.wikipedia.org/wiki/Roman_abacus

Μηχανισμός Αντικυθήρων



- Κατασκευή μάλλον 87π.Χ. στη Ρόδο
- Ανακαλύφτηκε περίπου το 1900
- Ετήσια κίνηση του Ήλιου, κινήσεις άλλων άστρων

https://en.wikipedia.org/wiki/Antikythera_mechanism

https://www.didaktorika.gr/eadd/handle/10442/34553

Τα κόκκαλα του Νιέπερ (1610)



Αν $e^y = x$, τότε $\ln(x) = y$

- Σκωτσέζος μαθηματικός John Napier (Νεπέριοι λογάριθμοι)
- Πολλαπλασιασμός, διαίρεση, υπολογισμός τετραγωνικών ριζών

https://en.wikipedia.org/wiki/Napier%27s_bones

Η Πασκαλίνα (Pascaline) 1645



- Μπλεζ Πασκαλ (https://en.wikipedia.org/wiki/Blaise_Pascal#Legacy) (γλώσσα προγραμματισμού Pascal)
- Έκανε πρόσθεση και αφαίρεση

https://en.wikipedia.org/wiki/Napier%27s_bones

Η μηχανή του Liebniz 1674



- Advanced model of Pascaline
- Λάιμπνιτς (https://en.wikipedia.org/wiki/Gottfried_Wilhelm_Leibniz#Posthumous_works)
- Έκανε επιπλέον πολλαπλασιασμό και διαίρεση

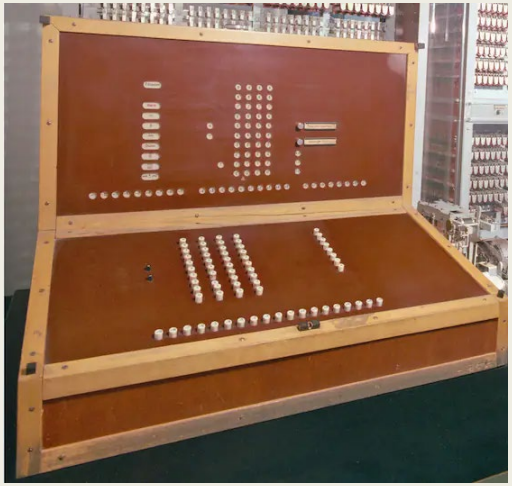
Αναλυτική Μηχανή του Μπάμπατζ

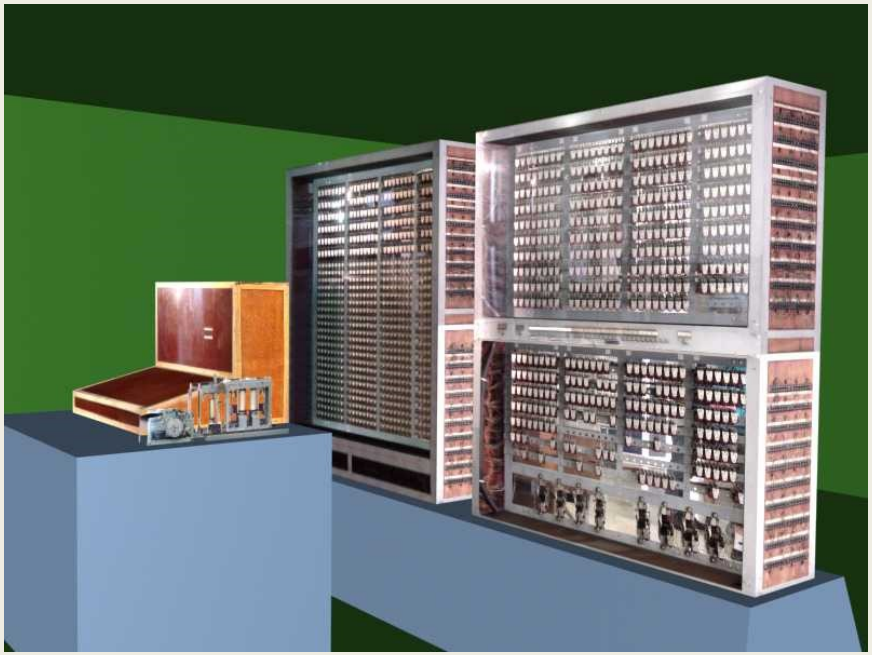


- Σχεδιάστηκε από τον Charles Babbage.
- Θα δούλευε με Ατμό !
- Οι ιδέες του πρωτοποριακές για την εποχή, δεν μπορούσαν να υλοποιηθούν από την υπάρχουσα τεχνολογία!
- ΔΕΝ κατασκευάστηκε όσο ο Babbage ήταν εν ζωή!
- Θα προγραμματιζόταν με διάτρητες κάρτες!

Konrad Zuse's Z3 Computer

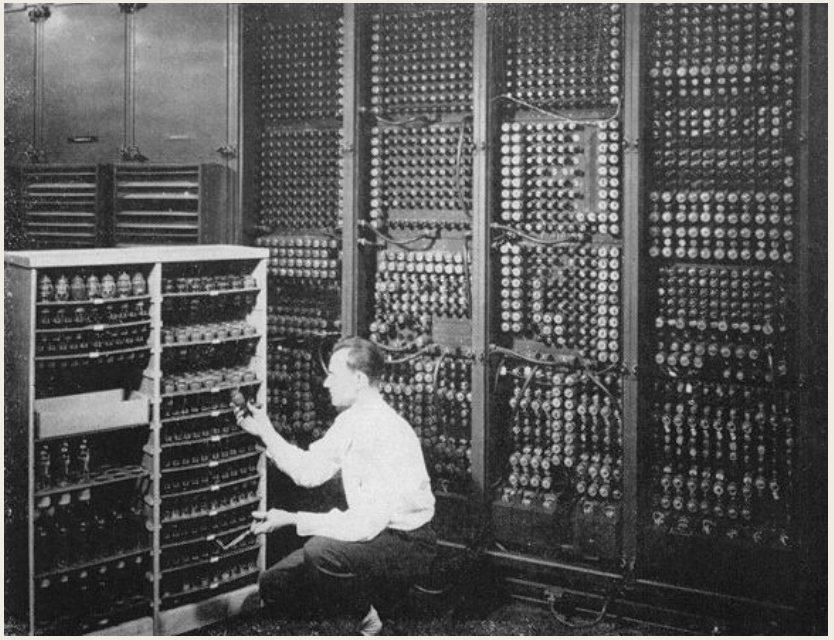
- Η αριθμητική μονάδα υποστήριζε δύο αθροιστές, έναν για τους εκθέτες και έναν για το κλασματικό μέρος για πράξεις κινητής υποδιαστολής (πραγματικών αριθμών στα 22 bit)
- 2600 ρελέδες, πρόγραμμα σε φιλμ, αρχικές συνθήκες με το χέρι, 5-10Hz
- 1941-1943

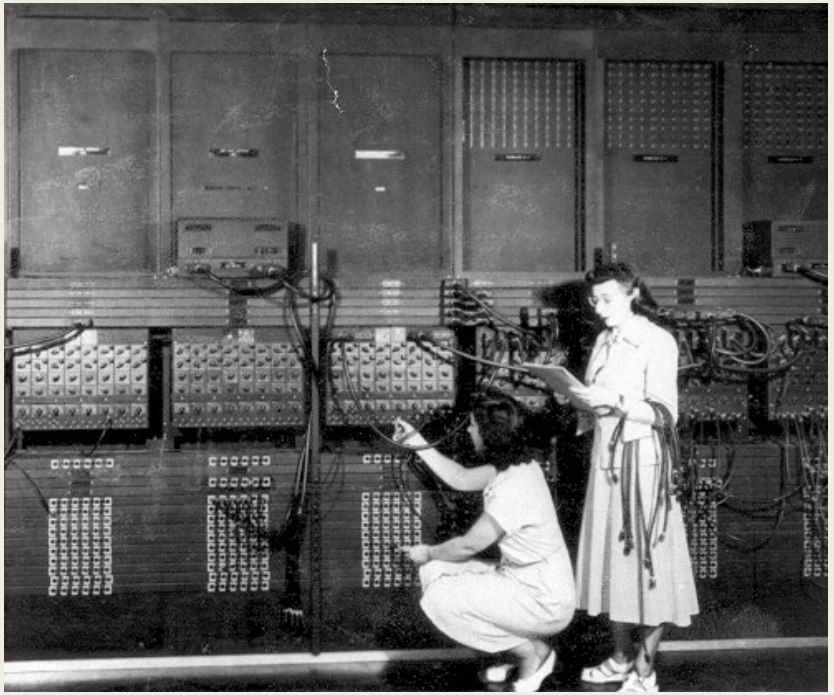




ENIAC

- Αντικατάσταση λυχνίας (19.000 πιθανές βλάβες)
- 1945-1951
- 30*2*1 (Μ*Υ*Π)
- 5KHz





- Εισαγωγή προγράμματος (με κατάλληλη καλωδίωση)

Commodore C64

- MOS Technology 6510/8500, ~1MHz
  Μνήμη RAM: 64KB,
  Λειτουργικό σύστημα: Commodore KERNAL/BASIC 2.0 GEOS,
  Έτος: 1982 (έως και 1994)



- Όλα τα περιφερειακά με εξωτερική σύνδεση

Spectrum ZX

- Z80A, ~3,5MHz (8bit cpu)
  Μνήμη RAM: 16KB-128KB,
  Λειτουργικό σύστημα: Sinclair Basic,
  Έτος: 1982 (έως και 1992)



- Όλα τα περιφερειακά με εξωτερική σύνδεση

Amstrad CPC 6128

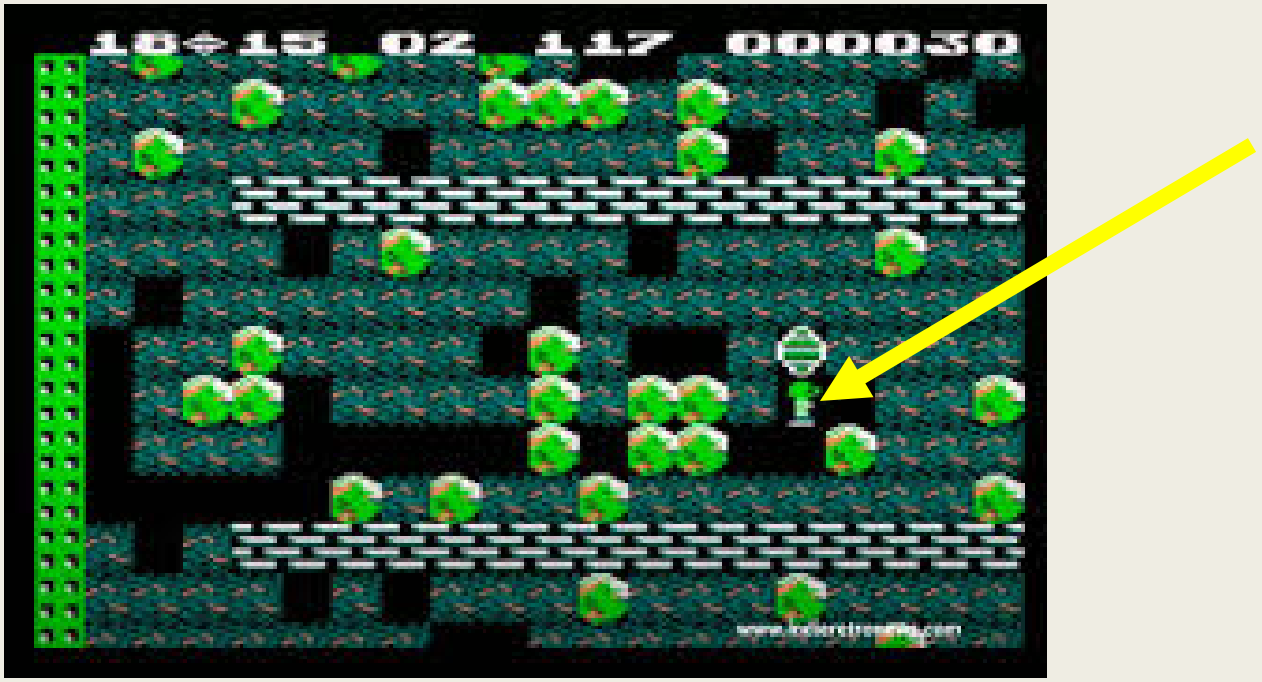
- Zilog Z80A @ 4MHz,
  Μνήμη RAM: 128KB,
  Λειτουργικό σύστημα: AMSDOS, Έτος: 1985 (έως και 1990)

- Είχε δικό του τύπο δισκέτας



Amstrad CPC 6128

BORDER DASH



Amstrad CPC 6128

Match Day II



Atari 1040 ST

- CPU Motorola 68000, 8+MHz,
  Μνήμη RAM: 512KB – 4MB,
  Λειτουργικό σύστημα: GEM,
- Έτος: 1985 (έως και 1993)



- External Disk Drive

Amiga 500

- CPU Motorola 68000, 8+MHz, 32 bit
- Μνήμη RAM: 512KB – 4MB, Λειτουργικό σύστημα: Amiga OS
- Έτος: 1980 (έως και 1996)



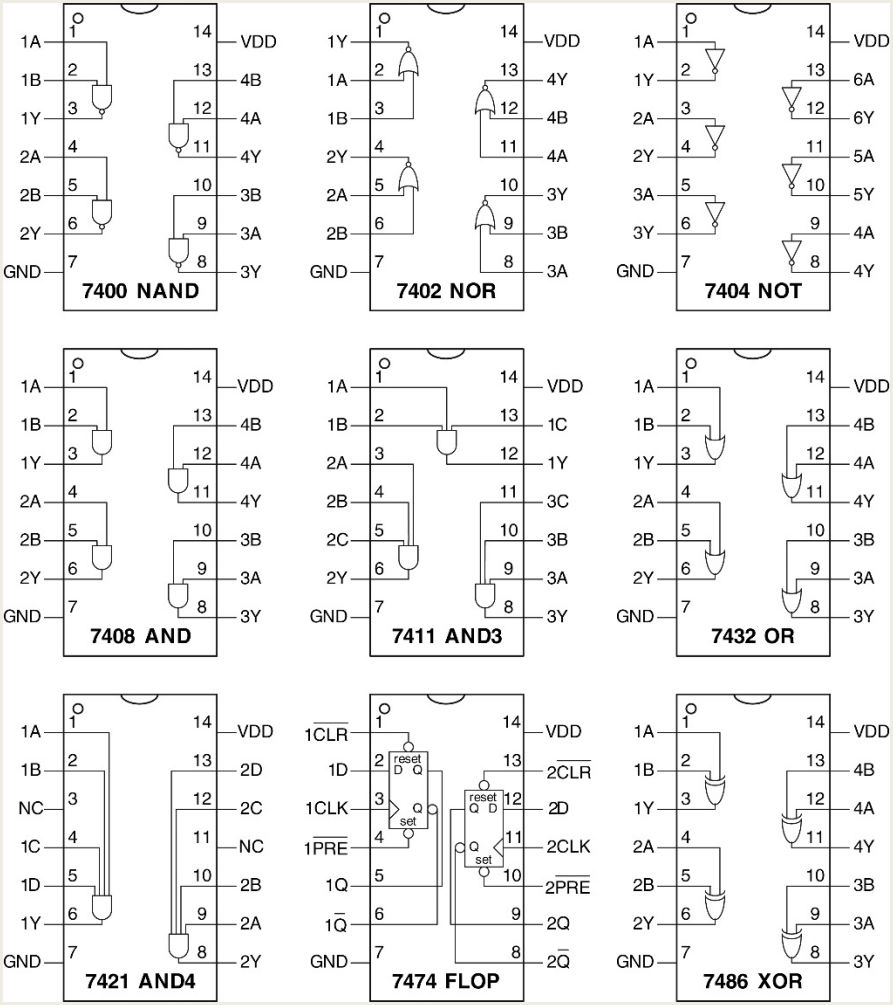
- External Disk Drive

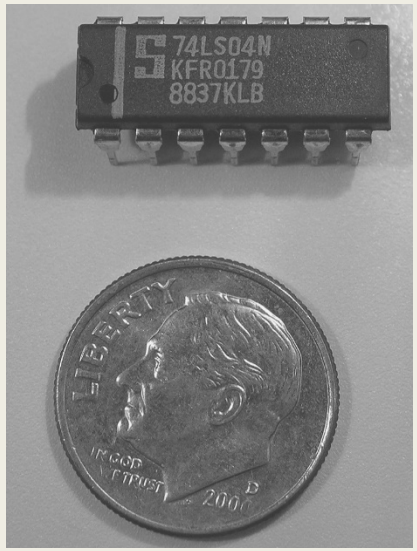
Ολοκληρωμένα κυκλώματα

- SSI (small scale integration) : 1-20 πύλες
  - *μερικές πύλες σε ένα chip*
- MSI (medium scale integration) : 20-200 πύλες
  - *αποκωδικοποιητές, καταχωρητές, μετρητές*
- LSI (large scale integration) : 200-200.000 πύλες
  - *μνήμες, μικροεπεξεργαστές (μPs), PLDs*
- VLSI (very large scale integration) : > 500.000 transistors
  - *Application Specific Integrated Circuits – ASICs*
  - *Field-Programmable Gate Arrays – FPGAs*
  - *Complex Programmable Logic Devices - CPLDs*
  - *Digital Signal Processors - DSPs*
  - *Multichip Modules - MCMs*

Ολοκληρωμένα κυκλώματα

- Η αρχή: SSI, σειρά 74xx (με 14 ακροδέκτες)





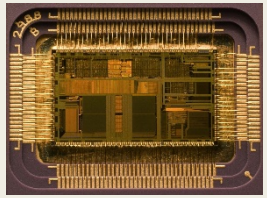
Τεχνολογική εξέλιξη: Intel CPUs

Name	Date Start-End	Speed	Transistors	Power	Bit
8086	1978-1992	5-10Mhz	29K	2W	16bit
80286	1982-1991	4-25Mhz	120K-134K	3.3W	16bit
80386	1985-2007	12-40Mhz	275K+	3W	32bit
80486	1989-2007	16-100Mhz	1.2-1.6M	2-5,4W	32bit



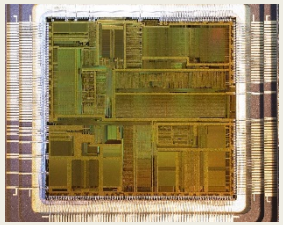


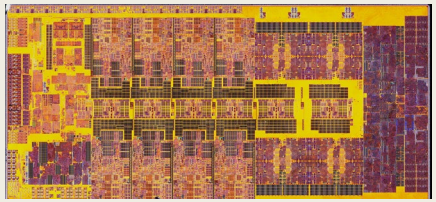




Τεχνολογική εξέλιξη: Intel CPUs

Name	Date Start-End	Speed	Transistors	Power	Bit
80586/ Pentium	1993-1999	60-300Mhz	3,1-4,5M	9-15W	32bit
I3-13th Gen (4 Cores-8 Threads)	2022	3,4Gh	~9B	60W	64bit
I7-13th Gen (8 Cores – 16 Threads)	2022	1.5-2.5G	~10B	65-125W	64bit
19-14th Gen/Core Ultra9 (24Cor.–32Thr.)	2024	3.2-4.5G	??	35-150W	64bit



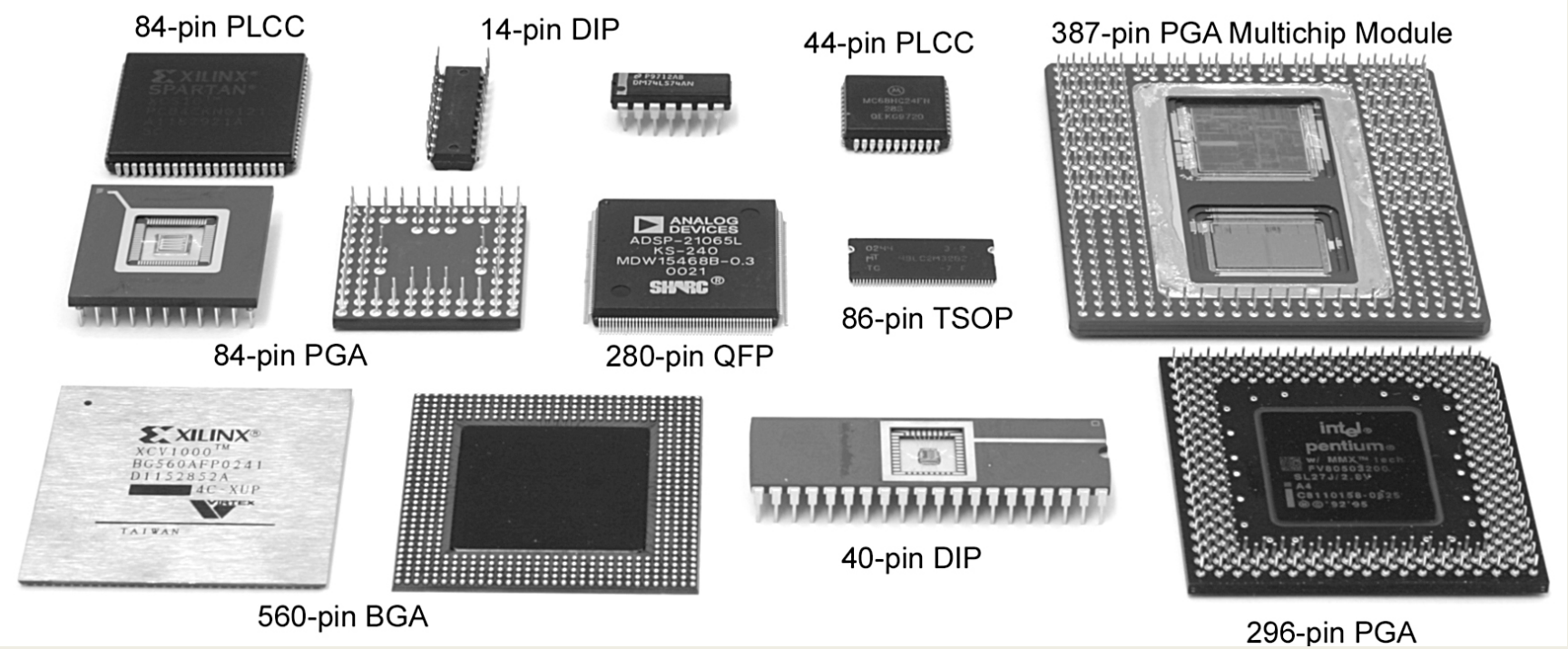






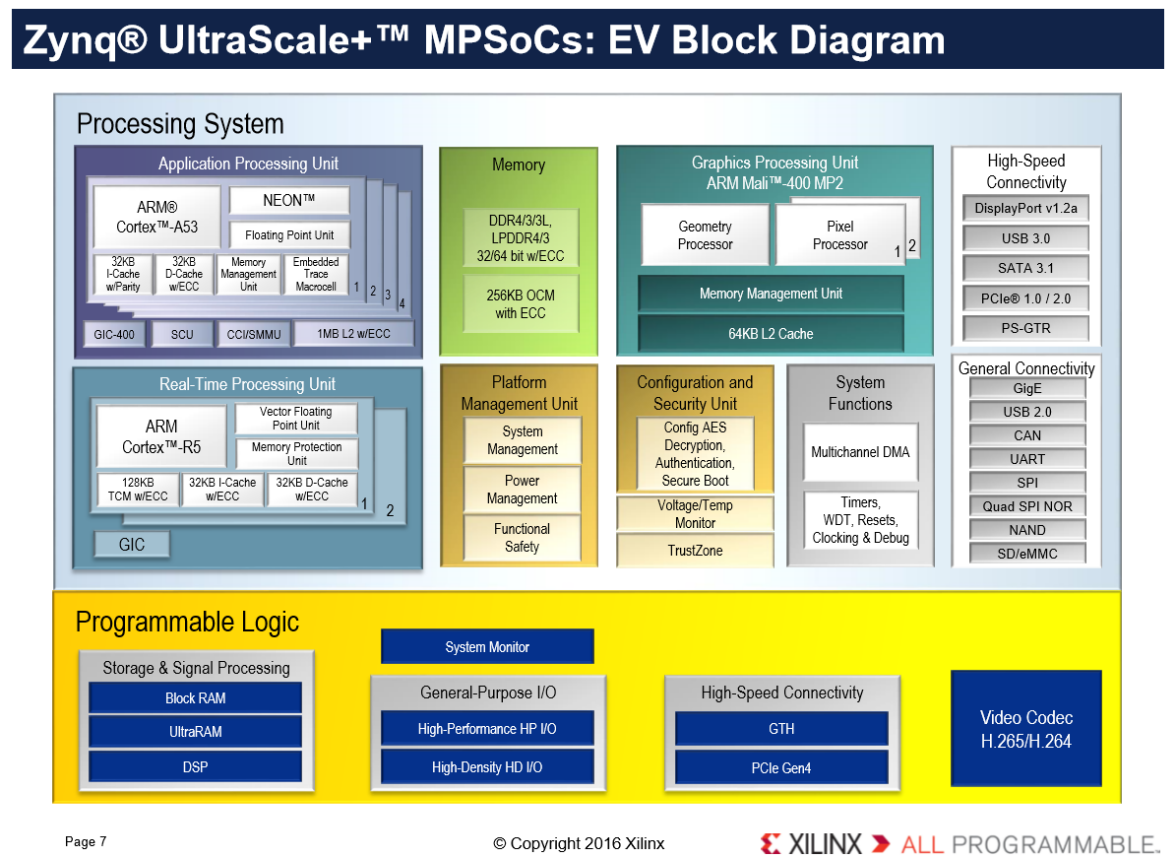
Ολοκληρωμένα κυκλώματα

- Η εξέλιξη: SSI-MSI-LSI-VLSI (από 14 μέχρι 560 ακροδέκτες)



Ολοκληρωμένα κυκλώματα

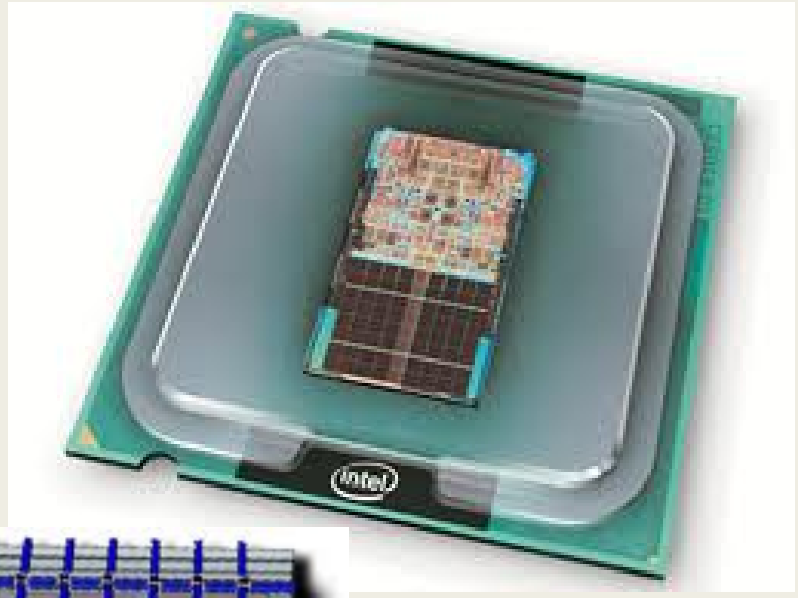
- Η τεχνολογική εξέλιξη που αλλάζει τα δεδομένα του **Hardware**
  - *προγραμματιζόμενη λογική + μνήμες + μικροεπεξεργαστές + επεξεργαστές γραφικών + επιταχυντές υλικού σε ένα τσιπ*

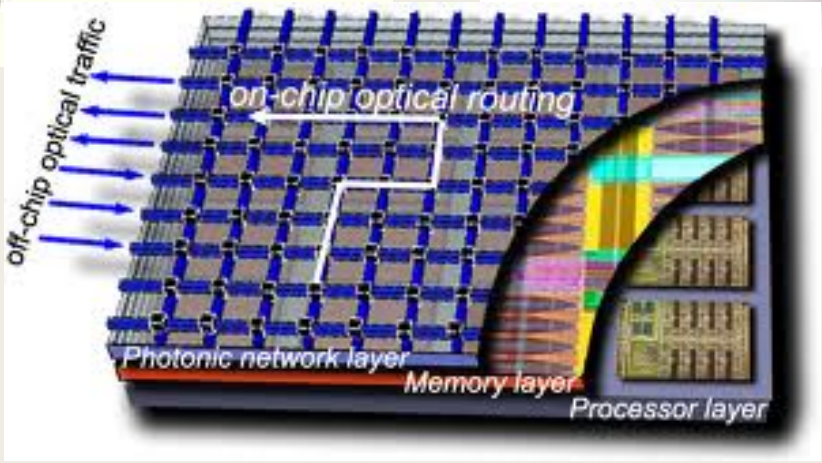


Ολοκληρωμένα κυκλώματα

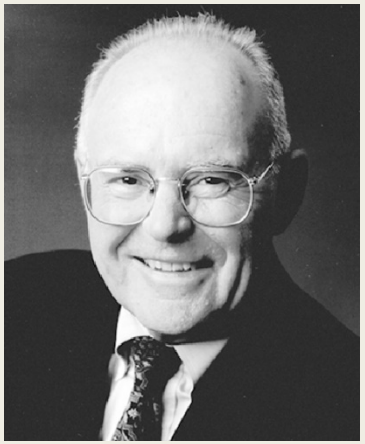
- Το παρόν (2D και 3D) και το μέλλον (φωτονικοί υπερυπολογιστές)





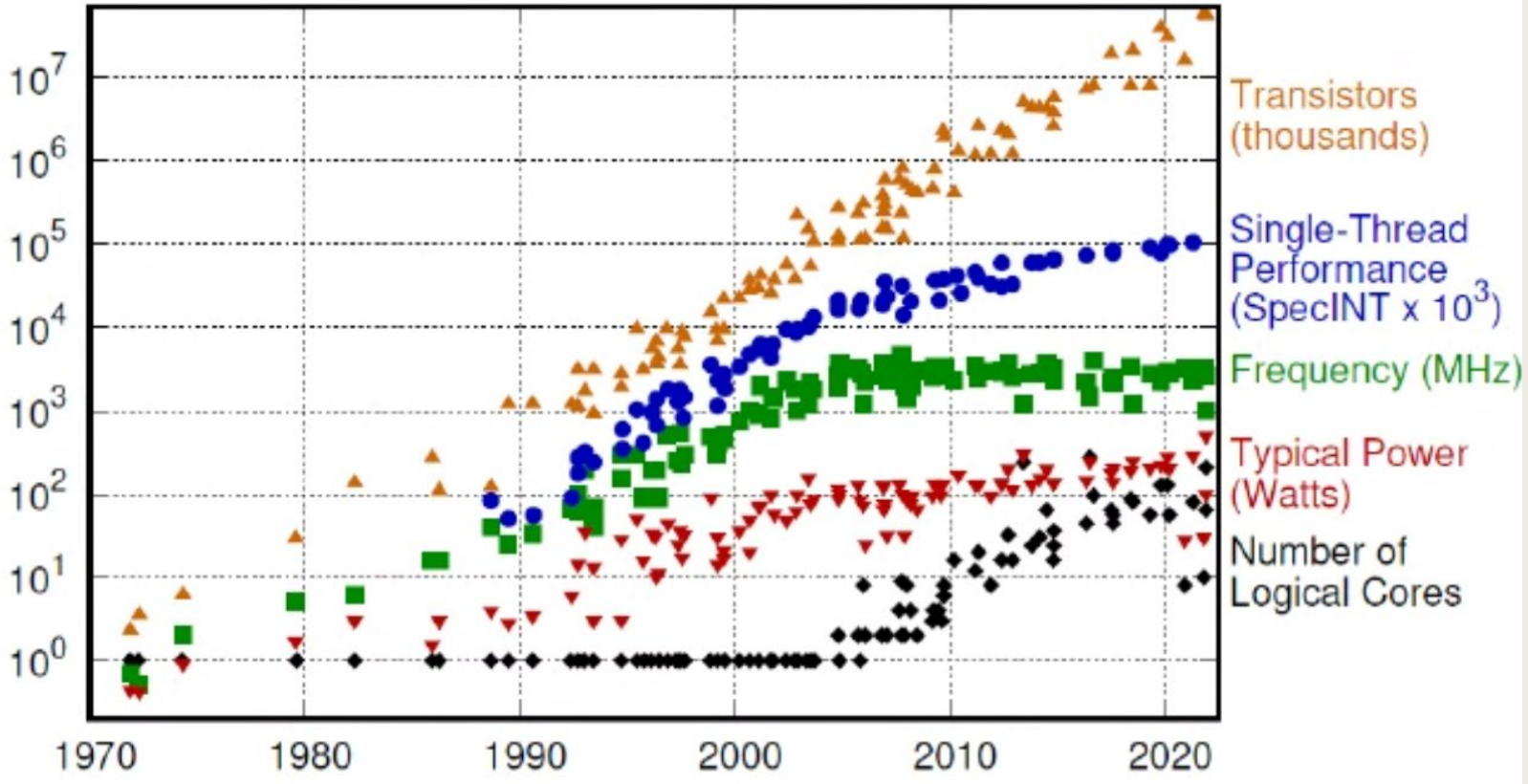


Νόμος του Moore



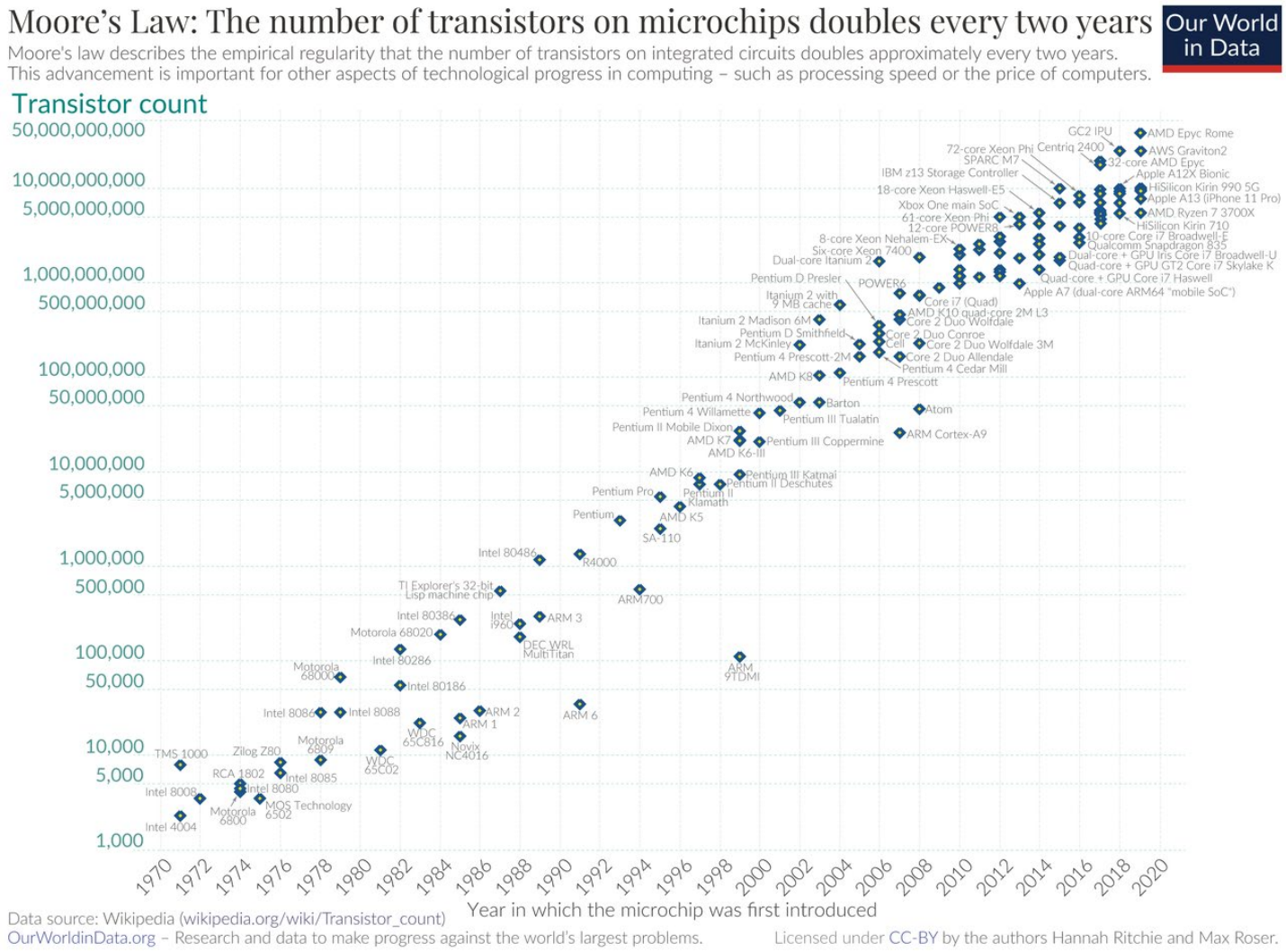
- Gordon Moore (Σαν Φρανσίσκο, 1929)
- Κάτοχος προπτυχιακού διπλώματος στη Χημεία από το Πανεπιστήμιο Berkeley και διδακτορικού διπλώματος στη Χημεία και τη Φυσική από το Πανεπιστήμιο Caltech
- Το 1968 ίδρυσε την εταιρεία Intel μαζί με τον Robert Noyce
- Το 1965 παρατήρησε ότι **το πλήθος των τρανζίστορ σε ένα τσιπ υπολογιστών διπλασιάζεται κάθε χρόνο**. Αυτή η τάση έχει γίνει ευρύτερα γνωστή ως **Νόμος του Moore**
- Από το 1975 και έπειτα, **το πλήθος των τρανζίστορ διπλασιάζεται κάθε δύο χρόνια,** ενώ **η απόδοση των μικροεπεξεργαστών διπλασιάζεται κάθε 18 με 24 μήνες**
- Το νόμο του Moore ακολουθούν και **οι μνήμες (τεχνολογίας SRAM, DRAM, HDD, SSD)** του ιεραρχικού συστήματος μνήμης, αλλά με μικρότερους ρυθμούς
- Οι **πωλήσεις των ημιαγωγών** εμφανίζουν και αυτές εκθετική αύξηση
- Ο Νόμος του Moore έχει αποτελέσει την κινητήρια δύναμη πίσω από την απίστευτη πρόοδο που έχει σημειωθεί στη **βιομηχανία των ημιαγωγών** τα 50 τελευταία χρόνια, που οδηγεί στη ψηφιακή εποχή

Νόμος του Moore



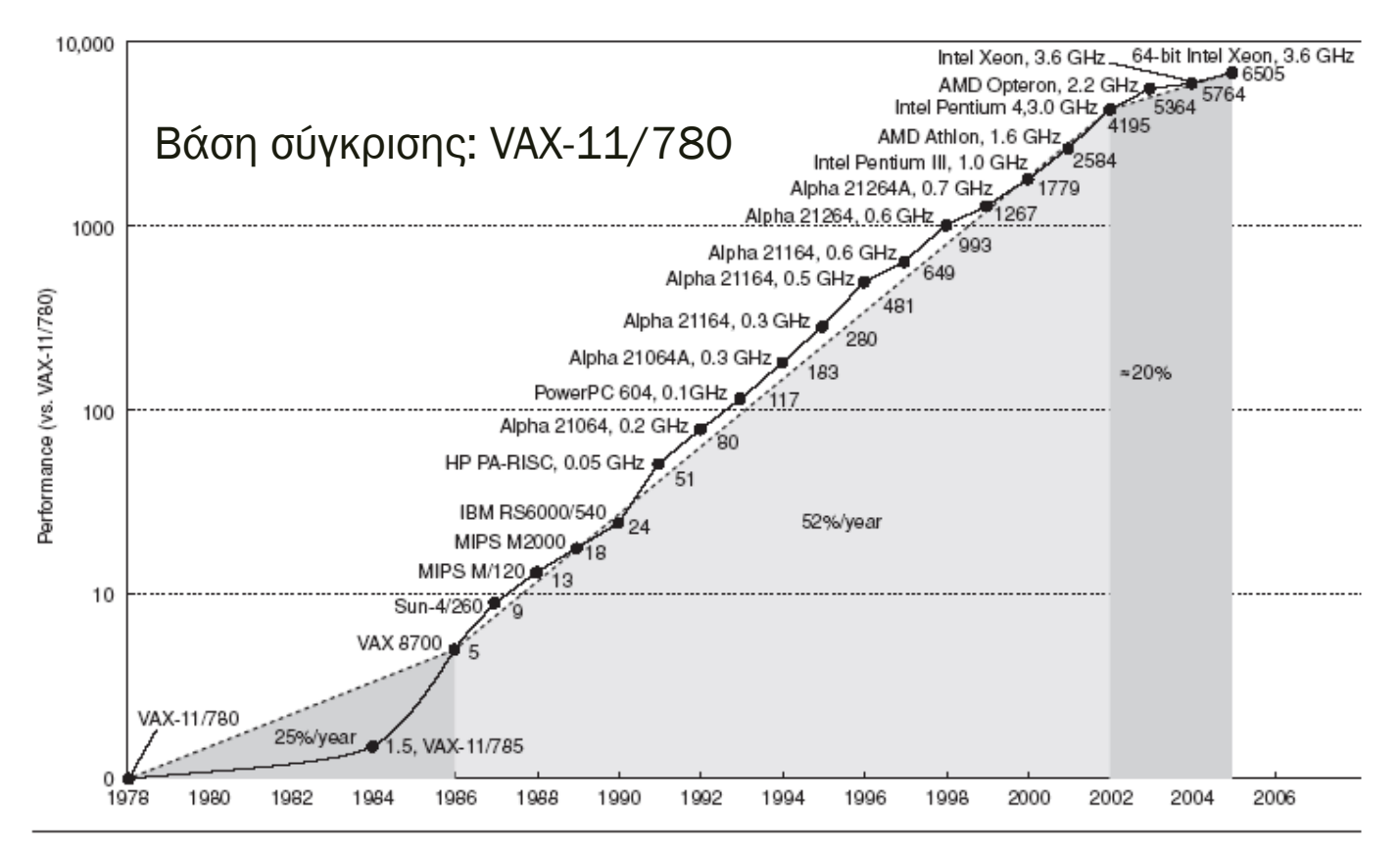
Source: Karl Rupp, https://github.com/karlrupp/microprocessor-trend-data

Εξέλιξη μικροεπεξεργαστών



Εξέλιξη μικροεπεξεργαστών

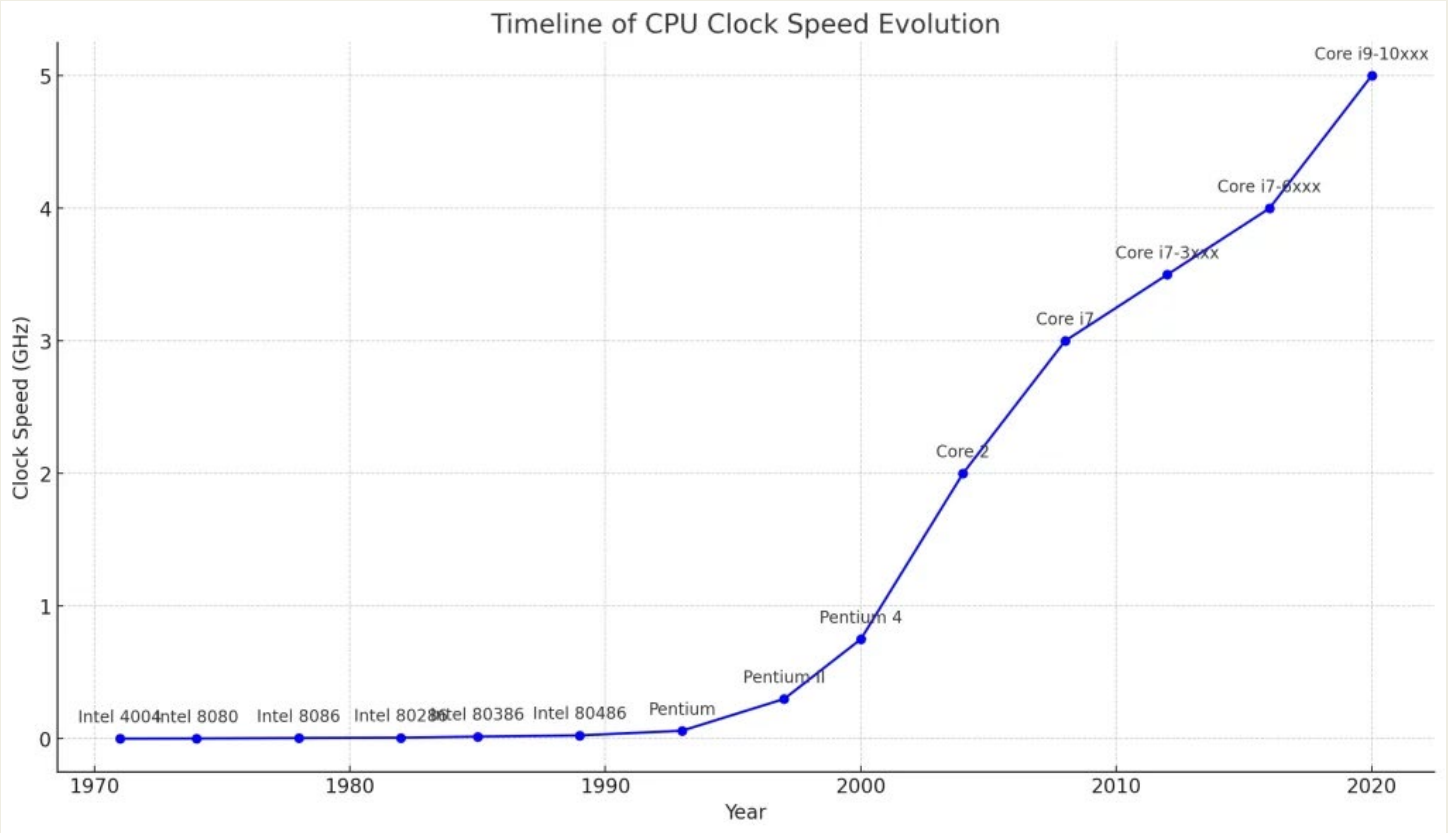
- Σε **30 χρόνια** η απόδοση ενός μP έχει αυξηθεί > **6.000 φορές**.
  Ο κορεσμός αντιμετωπίσθηκε με τους **πολυπύρηνους επεξεργαστές**



https://www.cs.columbia.edu/~martha/courses/3827/au14/advanced-topics.pdf

Εξέλιξη μικροεπεξεργαστών

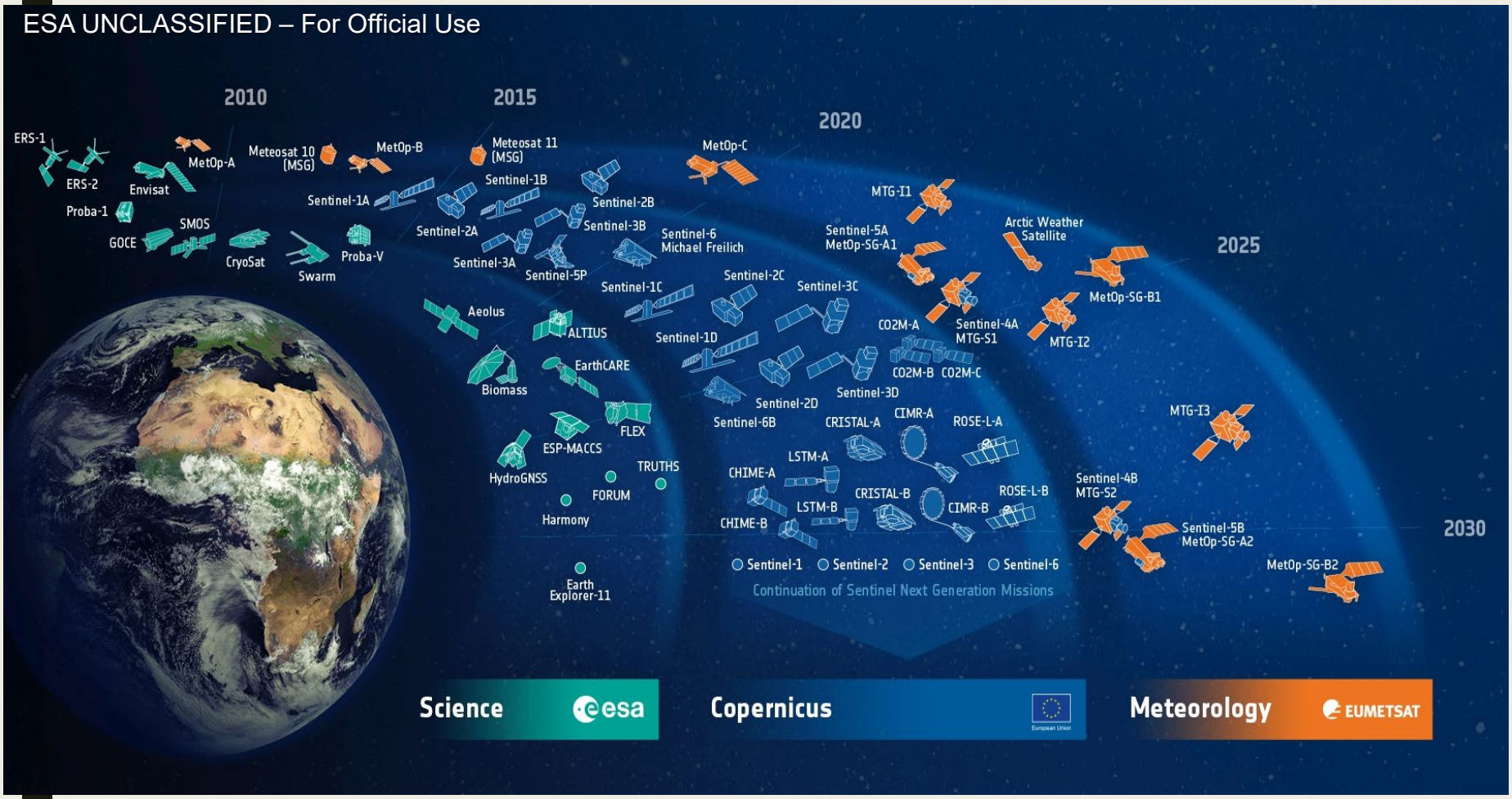
- Εξέλιξη ταχύτητας CPU



https://outbyte.com/blog/exploring-cpu-clock-speed/

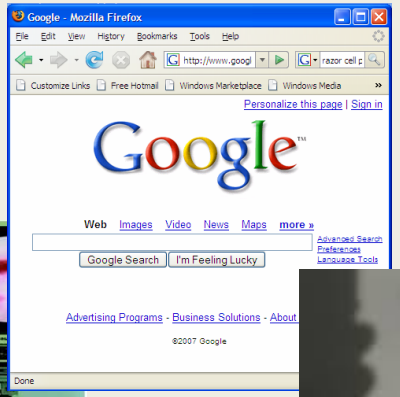
Ο νόμος του Moore στην διαστημική

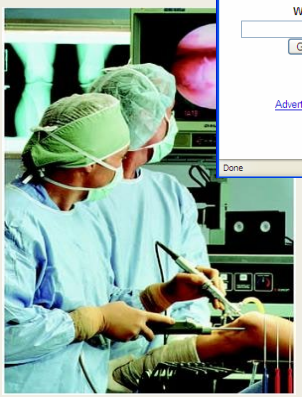
- Εκθετική αύξηση στις διαστημικές αποστολές παρατήρησης γης



Εφαρμογές μικροεπεξεργαστών

- Οι μικροεπεξεργαστές έχουν εξελιχτεί σε μεγάλο βαθμό τις τέσσερεις τελευταίες δεκαετίες:
  - *Υπολογιστικά συστήματα*
  - *Αυτοκίνητα*
  - *Κινητά τηλέφωνα*
  - *Διαδίκτυο*
  - *Όργανα ιατρικής*







Διαχείριση Πολυπλοκότητας

- Για την κατασκευή ενός μικροεπεξεργαστή χρειάζεται πολύ **μεγάλος αριθμός τρανζίστορ** (πάνω από 1 δισεκατομμύριο)
  - *Η κατανόηση του ειναι αδύνατη χωρίς να γίνεται διαχείριση της πολυπλοκότητας*
- Τρόποι **διαχείρισης της πολυπλοκότητας**
  - *Αφαίρεση (Abstraction)*
  - *Πειθαρχία (Discipline)*
  - *Τα τρία «Α»*
    - Ιεραρχί**Α** (hierarchy),
    - Τμηματικότητ**Α** (modularity)
    - Κανονικότητ**Α** (regularity)

Αφαίρεση (Abstraction)

- Η **αφαίρεση** είναι μία τεχνική διαχείρισης της πολυπλοκότητας
  - *Πληροφορίες οι οποίες* **δεν είναι σημαντικές** *πρέπει να αποκρύπτονται*
- Παραδείγματα αφαίρεσης:
  - *Η Ελλάδα χωρίζεται σε νομούς*
  - *Κάθε νομός έχει έναν αριθμό πόλεων*
  - *Ενας πολιτικός στην προεκλογική του εκστρατεία θα εστιάσει την προσοχή του στο πως θα ψηφίσει* ***ο νομός σαν σύνολο και όχι στις επιμέρους ψήφους της κάθε πόλης***

Επίπεδα Αφαίρεσης Υ/Σ*

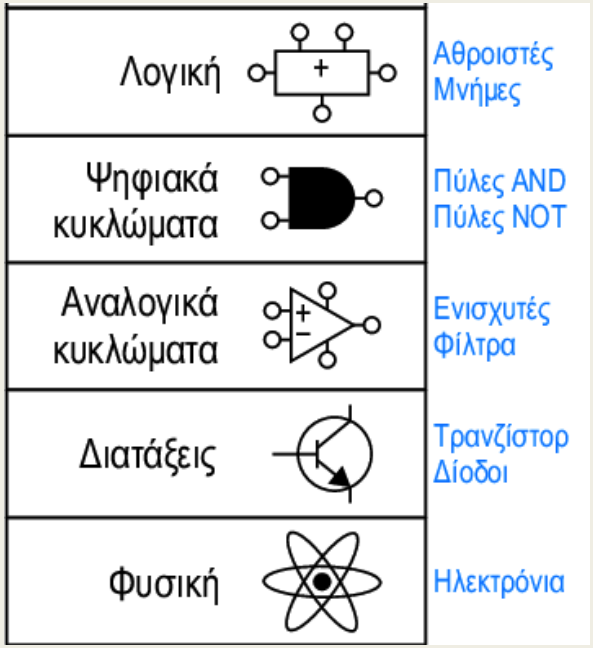
- **1ο επίπεδο**: η κίνηση των ηλεκτρονίων
  - *Η κίνησή τους περιγράφεται στις εξισώσεις Maxwell και την κβαντική μηχανική*
- **2ο επίπεδο**: οι ηλεκτρονικές διατάξεις από τις οποίες ένα σύστημα κατασκευάζεται, π.χ., τρανζίστορ, δίοδοι, κλπ.
  - *Οι διατάξεις αυτές διαθέτουν καλώς ορισμένα σημεία σύνδεσης που ονομάζονται **τερματικά σημεία** και περιγράφονται από την **σχέση μεταξύ τάσης και ρεύματος***
  - *Μπορούμε να αγνοήσουμε τα μεμονωμένα ηλεκτρόνια*



*Υ/Σ: υπολογιστικό σύστημα

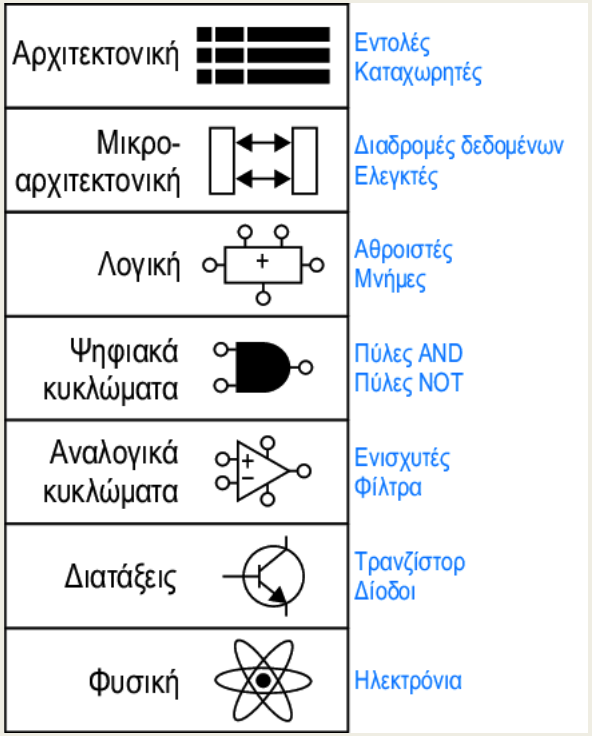
Επίπεδα Αφαίρεσης Υ/Σ

- **3ο επίπεδο:** τα αναλογικά κυκλώματα
  - *Παίρνουν ως είσοδο και δημιουργούν σαν έξοδο **ένα συνεχές εύρος τιμών τάσης***
  - *Η σύνδεση τους μπορεί να παράξει ηλεκτρονικά κυκλώματα όπως οι ενισχυτές και τα φίλτρα*
- **4ο επίπεδο:** τα ψηφιακά κυκλώματα
  - *Περιορίζουν τις τάσεις/εισόδους σε **διακριτό εύρος τιμών** το οποίο θα αντιστοιχούμε σε 0 και 1 και παράγουν αντίστοιχες εξόδους*
  - *Η πιο απλή κατηγορια των ψηφιακών κυκλώματων είναι οι **λογικές πύλες***
- **5ο επίπεδο**: η λογική σχεδίαση
  - *Με την βοήθεια των λογικών πυλών, κατασκευάζονται πιο **σύνθετες δομές,** όπως οι αθροιστές και οι μνήμες*



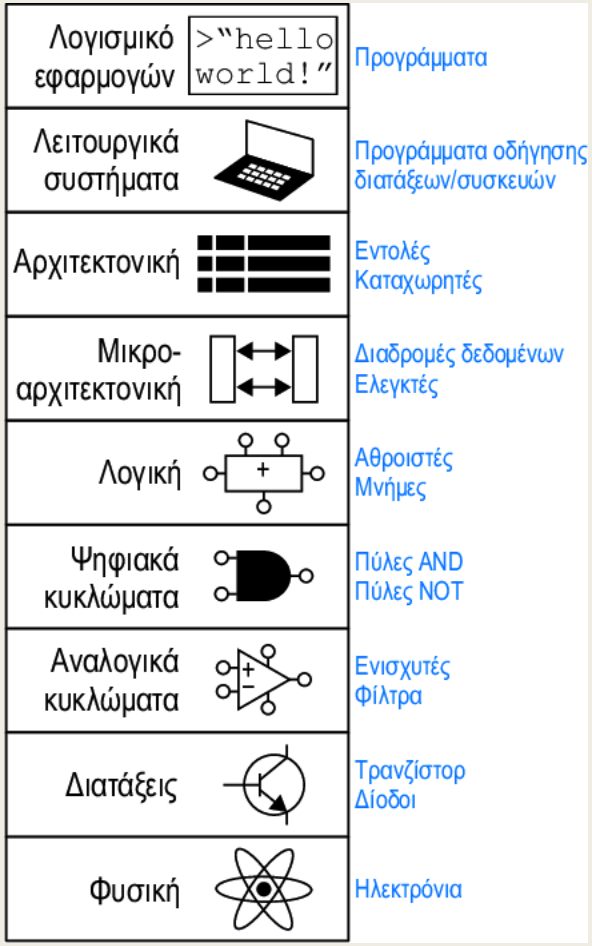
Επίπεδα Αφαίρεσης Υ/Σ

- **6ο επίπεδο**: η μικροαρχιτεκτονική
  - *Συνδέει τα επίπεδα που σχετίζονται με τη λογική και την αρχιτεκτονική*
  - *Περιλαμβάνει τον **συνδυασμό ψηφιακών κυκλωμάτων** με σκόπο την εκτέλεση των εντολών που ορίζονται απο το επίπεδο της αρχιτεκτονικής*
  - *Πολλές μικροαρχιτεκτονικές με **διαφορετικούς συμβιβασμούς** σε κόστος, επιδόσεις και κατανάλωση ισχύος υλοποιούν την ίδια αρχιτεκτονική*
- **7ο επίπεδο**: η αρχιτεκτονική
  - *περιγράφει έναν υπολογιστή από την **οπτική γωνία του προγραμματιστή***
  - *Η INTELx86 ορίζεται από ένα σύνολο εντολών και καταχωρητών που μπορεί να χρησιμοποιήσει ο προγραμματιστής*

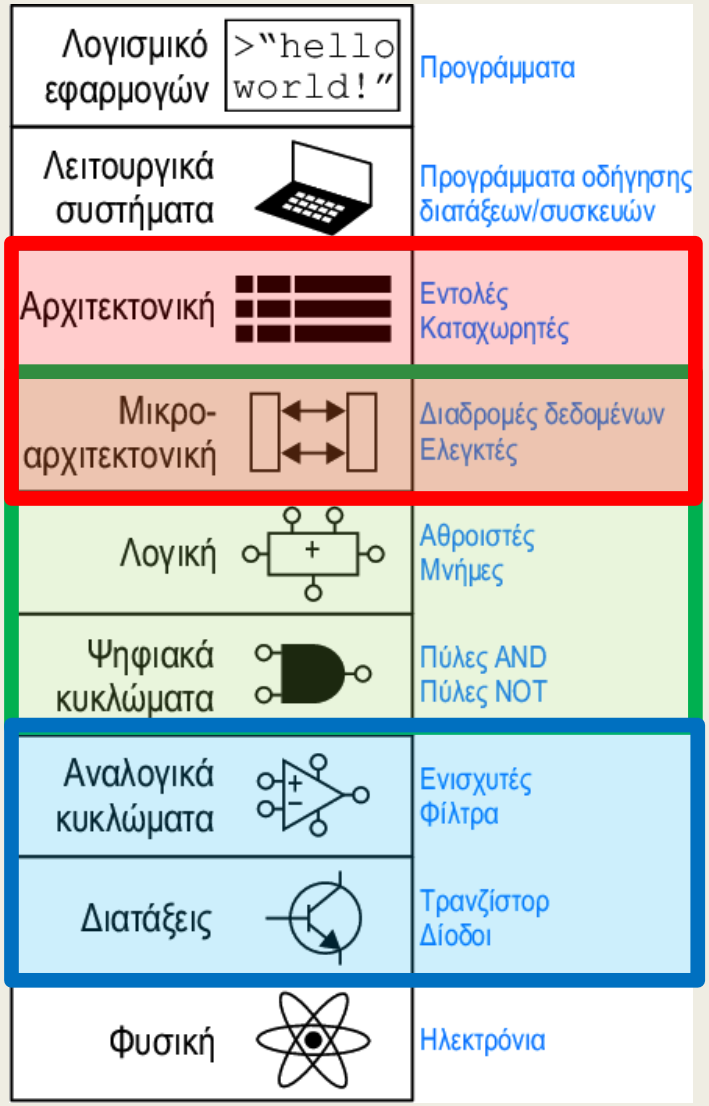


Επίπεδα Αφαίρεσης Υ/Σ

- **8ο επίπεδο**: το λειτουργικό σύστημα
  - *Διαχειρίζεται λειτουργίες **χαμηλού επιπέδου**, όπως*
    - Προσπέλαση σκληρού δίσκου
    - Διαχείριση μνήμης
- **9ο επίπεδο**: το λογισμικό εφαρμογών
  - *Εκμεταλλεύεται τις δυνατότητες του λειτουργικού συστήματος για να λύσει ένα πρόβλημα για λογαριασμό του χρήστη*
- Η δύναμη της αφαίρεσης:
  - *Σερφάρουμε στο διαδίκτυο χωρίς να νοιαζόμαστε για τις κβαντικές ταλαντώσεις των ηλεκτρονίων*



Επίπεδα Αφαίρεσης Υ/Σ

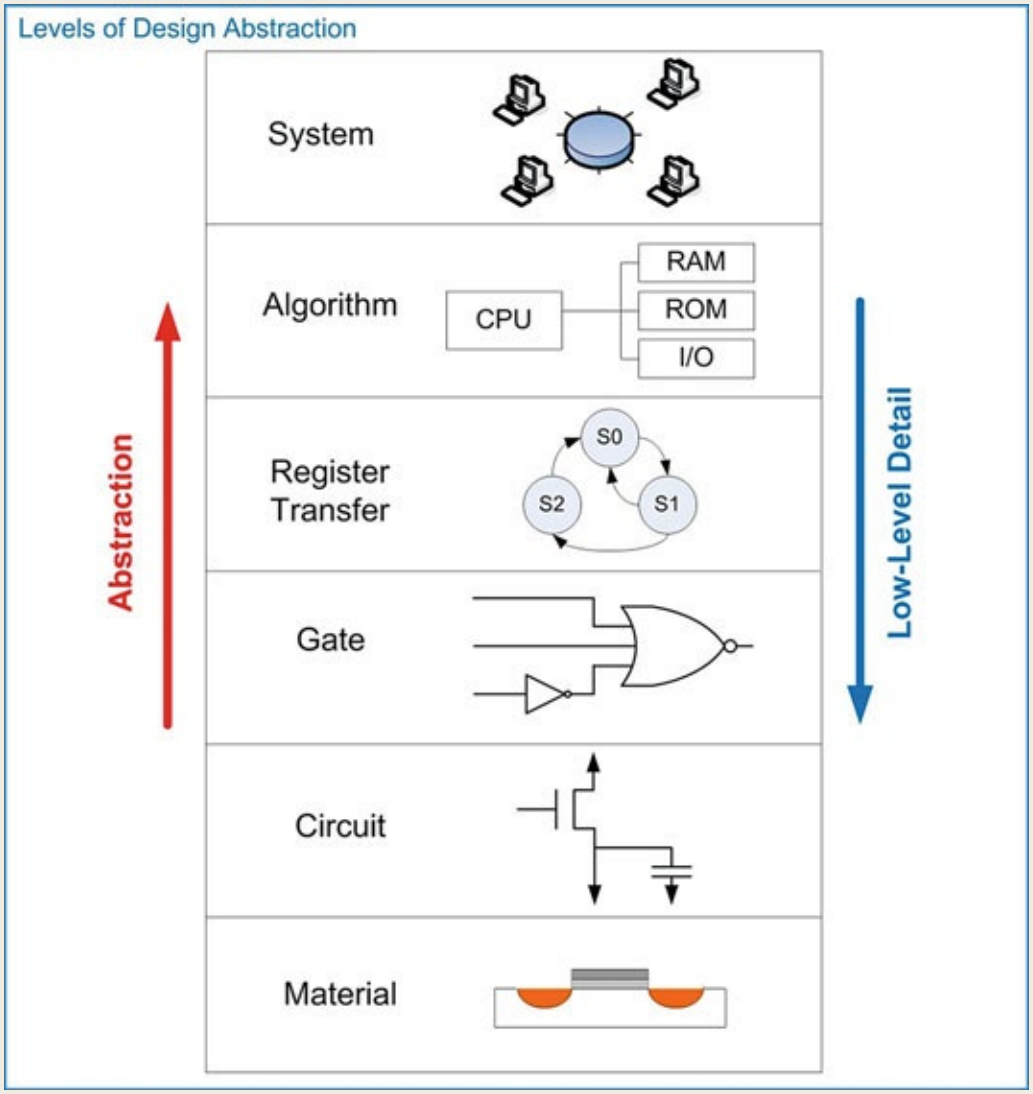


Αρχιτεκτονική Υπολογιστών

Ψηφιακή Σχεδίαση

Ηλεκτρονική

Επίπεδα Αφαίρεσης Υ/Σ



Πειθαρχία

- Η **πειθαρχία** ορίζεται ως ο εσκεμμένος περιορισμός των σχεδιαστικών επιλογών ενός ατόμου με σκοπό την πιο παραγωγική εργασία σε ένα υψηλότερο επίπεδο αφαίρεσης
- Δημιουργία **προτύπων** που οδηγεί σε συμβατά ανταλλακτικά
- Τα **ψηφιακά κυκλώματα** προτιμώνται από τα αναλογικά επειδη είναι **πιο εύκολα στην σχεδιασή τους** και έχουν τελικά **καλύτερες επιδόσεις** από τα αντίστοιχα αναλογικά συστήματα σε πολλές εφαρμογές, όπως:
  - *Ψηφιακές τηλεοράσεις*
  - *Ψηφιακοί δίσκοι*
  - *Κινητά τηλέφωνα*

Τα τρία «Α»

- **Ιεραρχία** (hierarchy)
  - *Περιλαμβάνει την συνεχή υποδιαίρεση ενός συστήματος σε **υπομονάδες** μέχρι αυτές να είναι εύκολα κατανοήσιμες και υλοποιήσιμες*
- **Τμηματικότητα** (modularity)
  - *Ορίζει ότι οι υπομονάδες πρέπει να έχουν **καλώς ορισμένες λειτουργίες και διασυνδέσεις** έτσι ώστε να μην δημιουργηθεί πρόβλημα στην επικοινωνία τους*
- **Κανονικότητα** (regularity)
  - *Αποσκοπεί στο να υπάρχει **ομοιομορφία** μεταξύ των λειτουργικών μονάδων*
  - *Οι κοινές μονάδες **επαναχρησιμοποιούνται** πολλές φόρες*
  - *Με αυτόν τον τρόπο ελαττώνεται ο αριθμός των διαφορετικών μονάδων που πρέπει να σχεδιαστούν*

Παράδειγμα: Personal Computer(PC)

- Ιεραρχία
  - *Τρεις βασικές υπομονάδες*
    - Οθόνη
    - Πληκτρολόγιο
    - Tower (κουτί ΗΥ)



Παράδειγμα: Personal Computer(PC)

- Ιεραρχία
  - *Υπομονάδες του Tower*
    - Τροφοδοτικό (PSU)
    - Κάρτες γραφικών (GPU)
    - Μητρική κάρτα (MB)
    - Επεξεργαστής (CPU)
    - Ψύκτρα επεξεργαστή
    - ....



Παράδειγμα: Personal Computer(PC)

- Τμηματικότητα
  - *Λειτουργία του MoBo είναι να επιτρέψει την επικοινωνία των διάφορων υποσυστημάτων που συνδέονται σε αυτό.*
  - *Η σχεδίαση του MoBo θα πρέπει να επιτρέπει την σύνδεση σε αυτό των PSU, GPU, CPU, RAM ,… αρκεί να ακολουθούνται συγκεκριμένα πρότυπα.*
  - *Το ίδιο το MoBo θα πρέπει να ακολουθεί συγκεκριμένα πρότυπα λειτουργίας (τάσης λειτουργίας, μεγέθους, κλπ), ώστε να επιτρέπει τη διασύνδεσή του με άλλες υπομονάδες (PSU, κουτί HY, κλπ)*
  - *BIOS που συντονίζει τη λειτουργία*
  - *Ανταλλακτικά από διαφορετικούς κατασκευαστές*



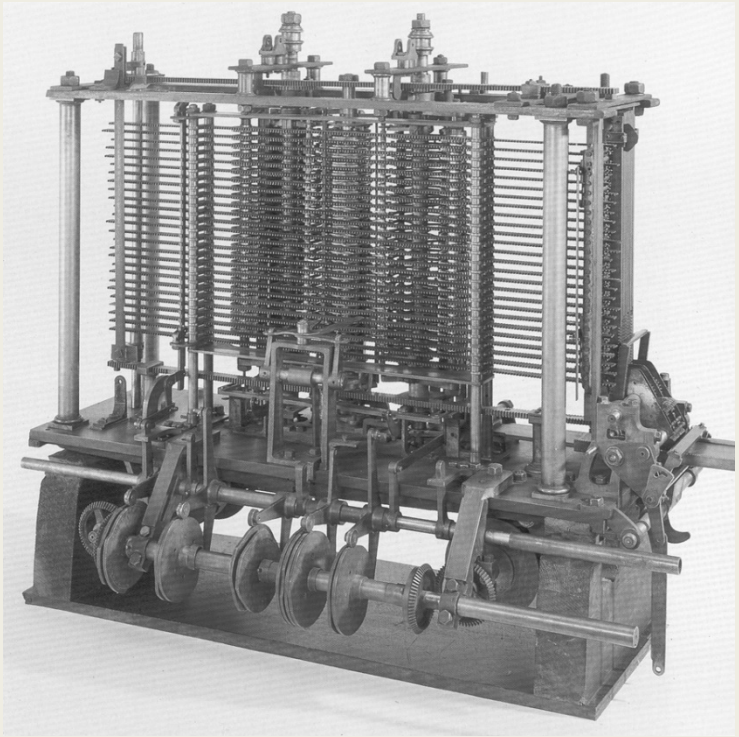
- Κανονικότητα
  - *Ένας Usb controller χρησιμοποείται για 2/3.. θύρες Usb. Έχοντας πολλούς ίδιους usb controller αυξάνουμε τις διαθέσιμες θύρες Usb*
  - *Το ίδιο έχουμε με SATA Controller (HDs), Ram slots, …*

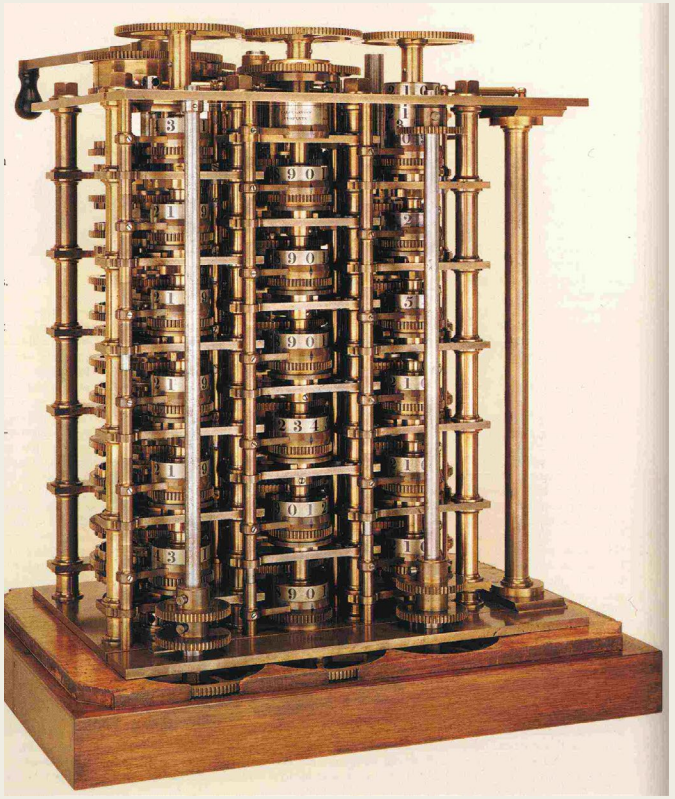
Ψηφιακή «Αφαίρεση»

- Οι περισσότερες φυσικές μεταβλητές παίρνουν συνεχείς τιμές, αλλά στα ψηφιακά συστήματα οι πληροφορίες αναπαρίστανται με μεταβλητές διακριτών τιμών που παίρνουν πεπερασμένο πλήθος διαφορετικών τιμών
- Charles Babbage, 1834-1871
  - *Εφηύρε την Αναλυτική Μηχανή, ένα από τα πρώτα ψηφιακά συστήματα που χρησιμοποιούσε μεταβλητές με δέκα διακριτές τιμές τις οποίες υλοποιούσαν γρανάζια των δέκα θέσεων*
- Την σημερινή εποχή η πλειοψηφία των ψηφιακών συστημάτων κάνει χρήση δύο τιμών:
  - *Το '1' (HIGH) το οποίο υποδηλώνεται με υψηλή τάση*
  - *Το '0' (LOW) το οποίο υποδηλώνεται με χαμηλή τάση*

Η αναλυτική μηχανή του Babbage

- Είχε 25 σειρές γραναζιών των 10 θέσεων και συνεπώς διέθετε ακρίβεια 25 ψηφίων





https://www.computerhistory.org/babbage/
https://en.wikipedia.org/wiki/Difference_engine

Αριθμητικά συστήματα

Δεκαεξαδικό	Δεκαδικό	Δυαδικό
0	0	0000
1	1	0001
2	2	0010
3	3	0011
4	4	0100
5	5	0101
6	6	0110
7	7	0111

Δεκαεξαδικό	Δεκαδικό	Δυαδικό
8	8	1000
9	9	1001
A	10	1010
B	11	1011
C	12	1100
D	13	1101
E	14	1110
F	15	1111

Δυαδικές κωδικοποιήσεις με 4 bit

- Μη προσημασμένοι αριθμοί
- Εύρος τιμών στα 4 bit: $[0, 2^4-1]$

Δεκαδικός	Μη προσημασμένος
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111

Δεκαδικός	Μη προσημασμένος
8	1000
9	1001
10	1010
11	1011
12	1100
13	1101
14	1110
15	1111

Δυαδικές κωδικοποιήσεις με 4 bit

- Προσημασμένοι αριθμοί **προσήμου-μεγέθους**
- Εύρος τιμών στα 4 bit: $[-(2^3-1), 2^3-1]$

Δεκαδικός	Προσημασμένος προσήμου μεγέθους
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111

Δεκαδικός	Προσημασμένος προσήμου μεγέθους
-0	1000
-1	1001
-2	1010
-3	1011
-4	1100
-5	1101
-6	1110
-7	1111

Δυαδικές κωδικοποιήσεις με 4 bit

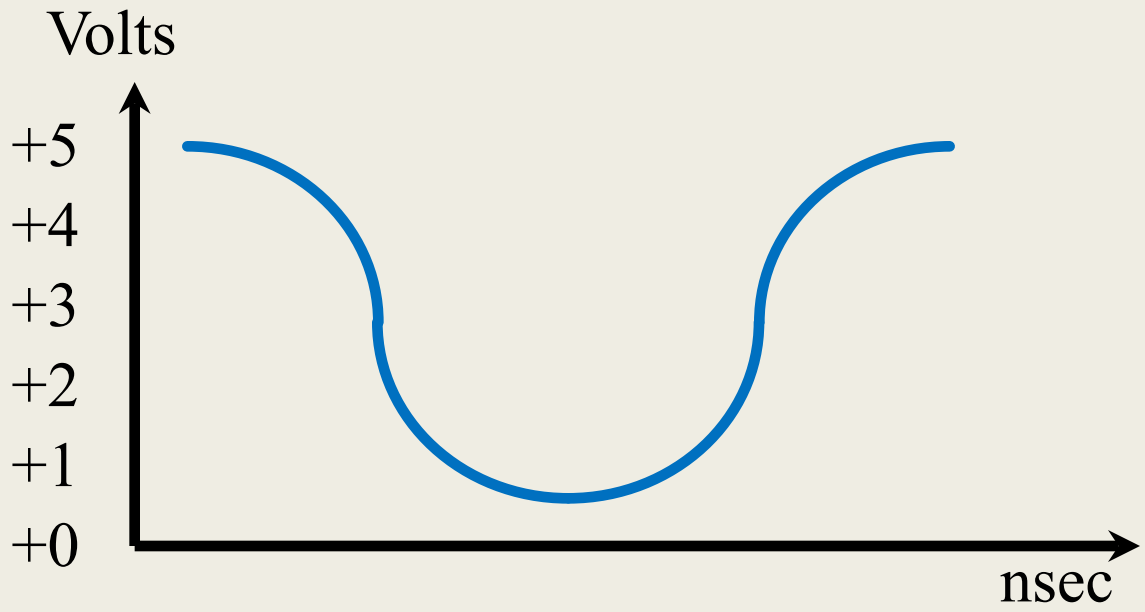
- Προσημασμένοι αριθμοί συμπληρώματος ως προς δύο
- Εύρος τιμών στα N bit: $[-2^3, 2^3-1]$

Δεκαδικός	Προσημασμένος συμπλήρωμα ως προς δύο
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111

Δεκαδικός	Προσημασμένος συμπλήρωμα ως προς δύο
-8	1000
-7	1001
-6	1010
-5	1011
-4	1100
-3	1101
-2	1110
-1	1111

Αναλογικά συστήματα

- Επεξεργάζονται συνεχή ηλεκτρικά σήματα, που μεταβάλλονται σαν συναρτήσεις του χρόνου

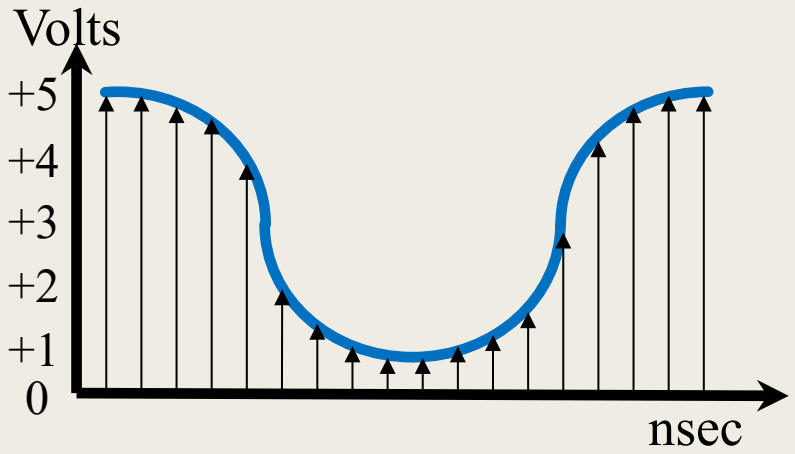


Ψηφιακά συστήματα

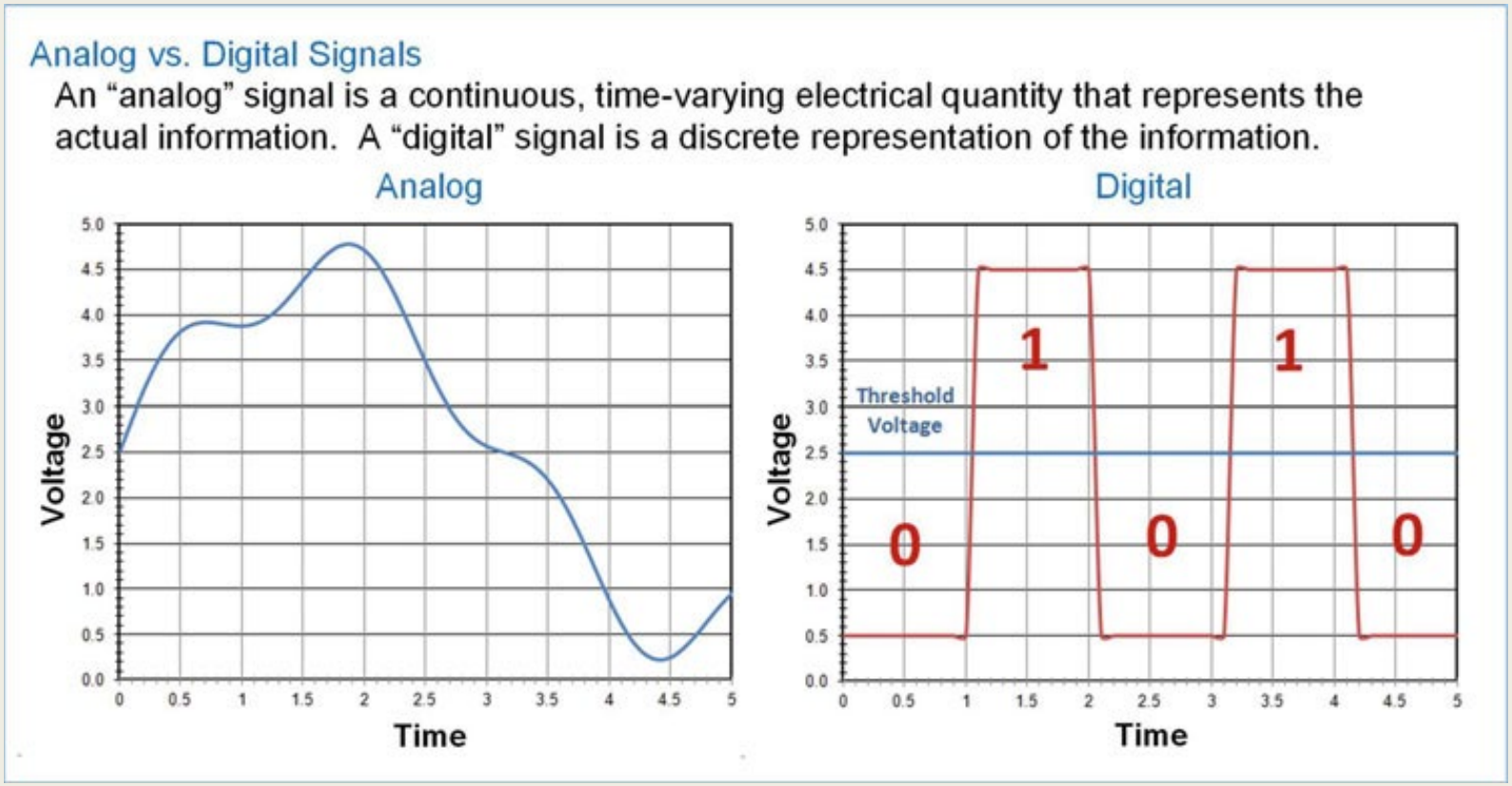
- Συστήματα Υπολογιστών
- Συστήματα Επικοινωνιών
- Συστήματα Επεξεργασίας Σήματος
- Συστήματα Αυτομάτου Ελέγχου
  - *ψηφιακή επεξεργασία δεδομένων*
  - *ψηφιακή λήψη δεδομένων*
  - *ψηφιακή απόκριση*
  - *αναλογική λήψη δεδομένων*

    μετατροπή της πληροφορίας από αναλογική σε ψηφιακή
    με Analog to Digital Converter – ADC
    (δειγματοληψία + κβαντοποίηση σε ακέραιους αριθμούς 10-16 bit)
  - *αναλογική απόκριση*

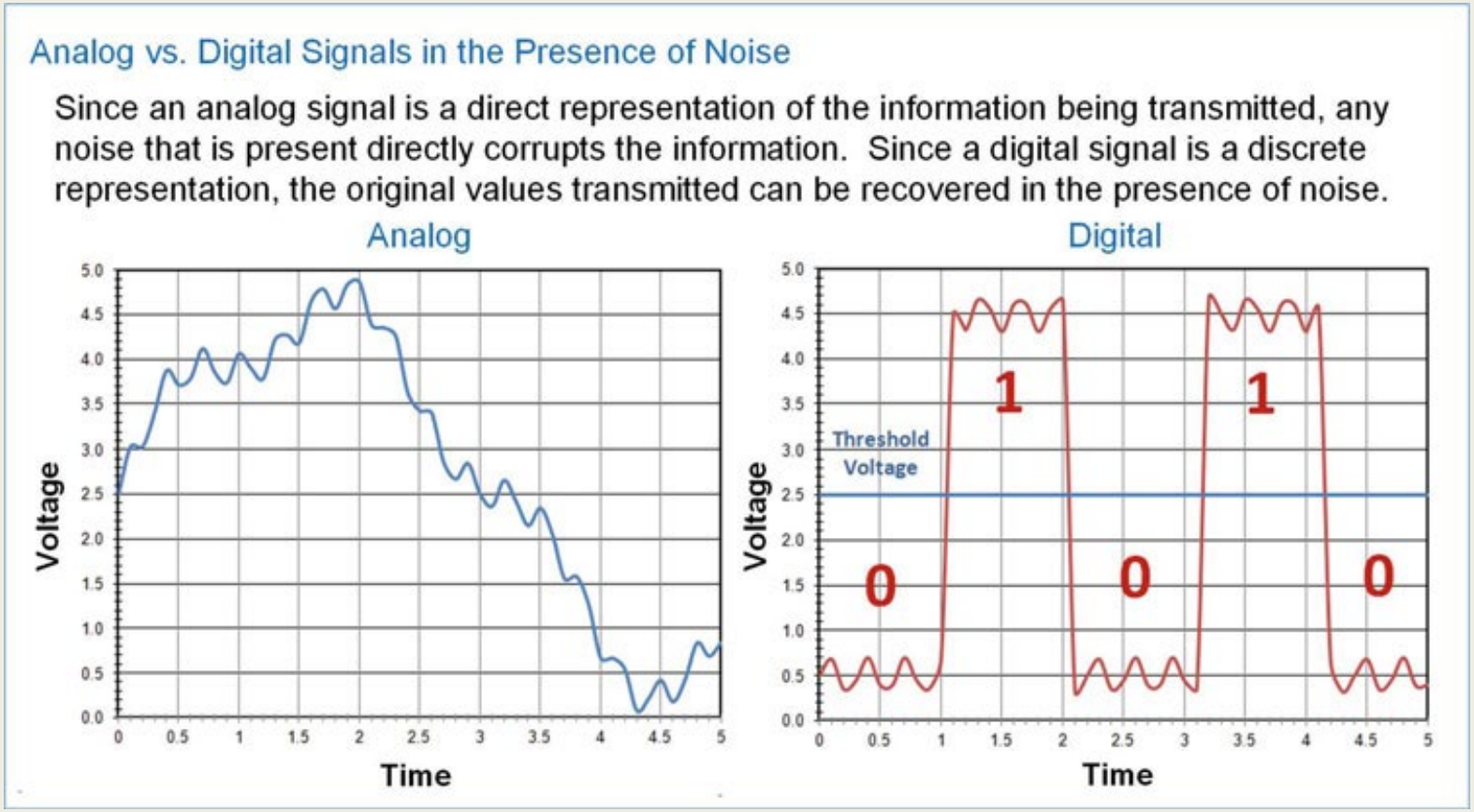
    μετατροπή της πληροφορίας από ψηφιακή σε αναλογική
    με Digital to Analog Converter – DAC



Ψηφιακά συστήματα

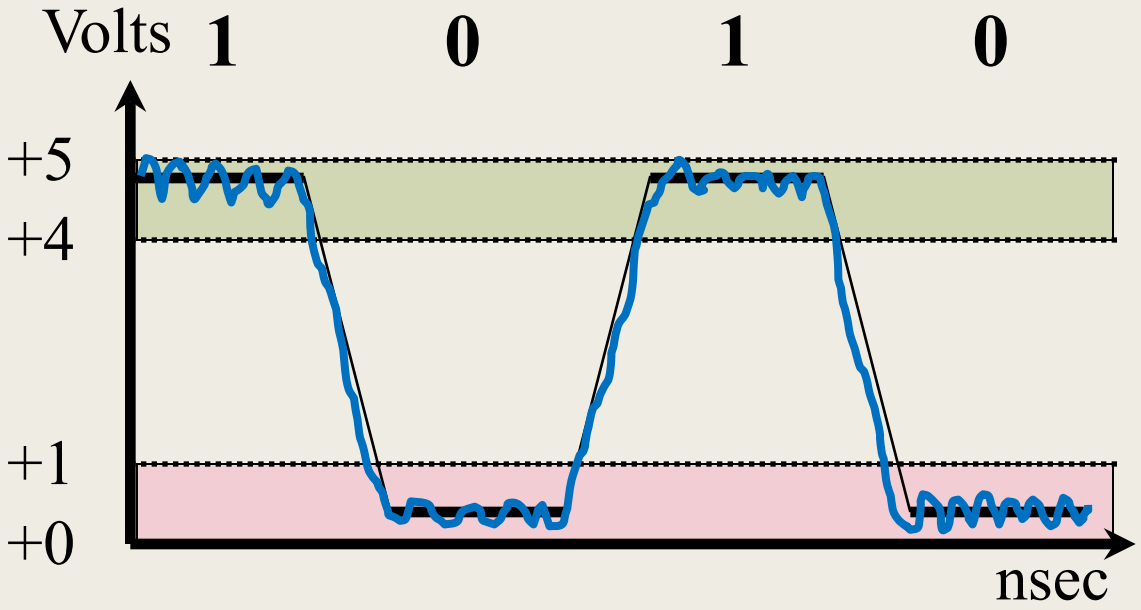


Ψηφιακά συστήματα



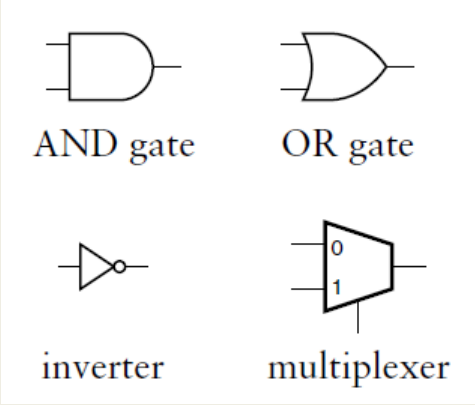
Ψηφιακά συστήματα

- Επεξεργάζονται δυαδικά ηλεκτρικά σήματα
- Βασίζονται στην Άλγεβρα Boole
- Τα δυαδικά σήματα λαμβάνουν δύο μόνο τιμές:
  - *Το μηδέν (0 ή LOW)*
  - *Το ένα (1 ή HIGH)*



Πύλες και πίνακες αληθείας

- Σε κάθε Πύλη ή Κύκλωμα αντιστοιχεί ένας Πίνακας Αληθείας (Truth Table).
- Ο Πίνακας Αληθείας καθορίζει την τιμή εξόδου για κάθε συνδυασμό εισόδων στην Πύλη ή το Κύκλωμα



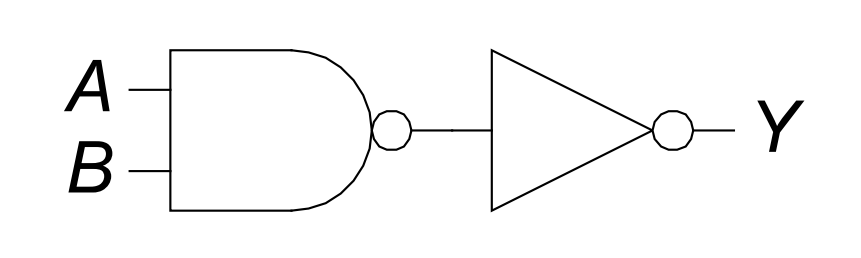
x	y	$x + y$
0	0	0
0	1	1
1	0	1
1	1	1

x	y	$x \cdot y$
0	0	0
0	1	0
1	0	0
1	1	1

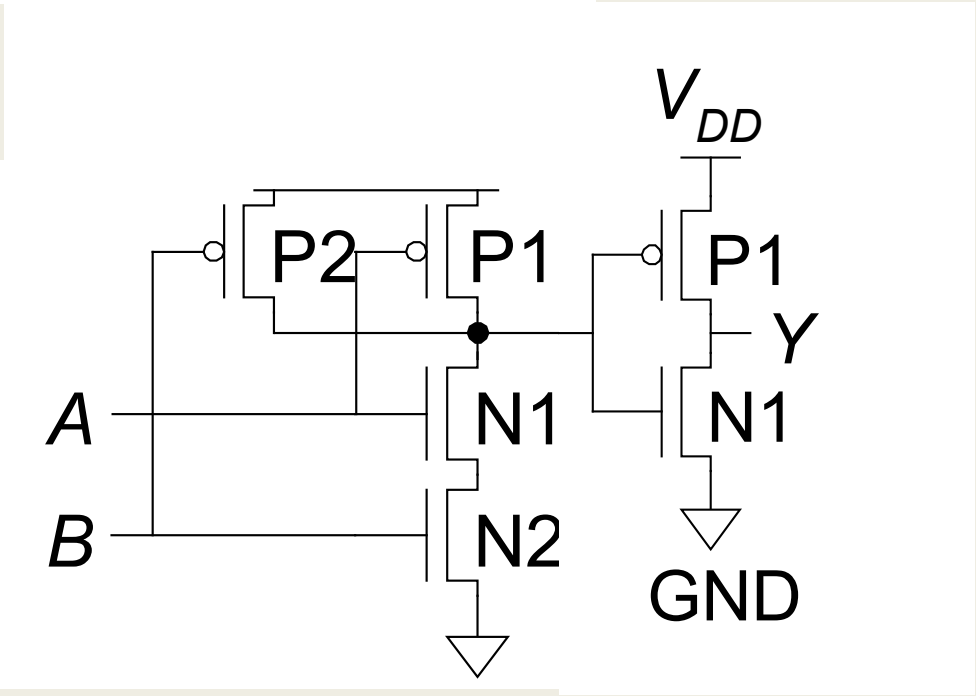
x	$\bar{x}$
0	1
1	0

Πύλες και transistor

- Πώς θα κατασκευάσετε μια πύλη AND?

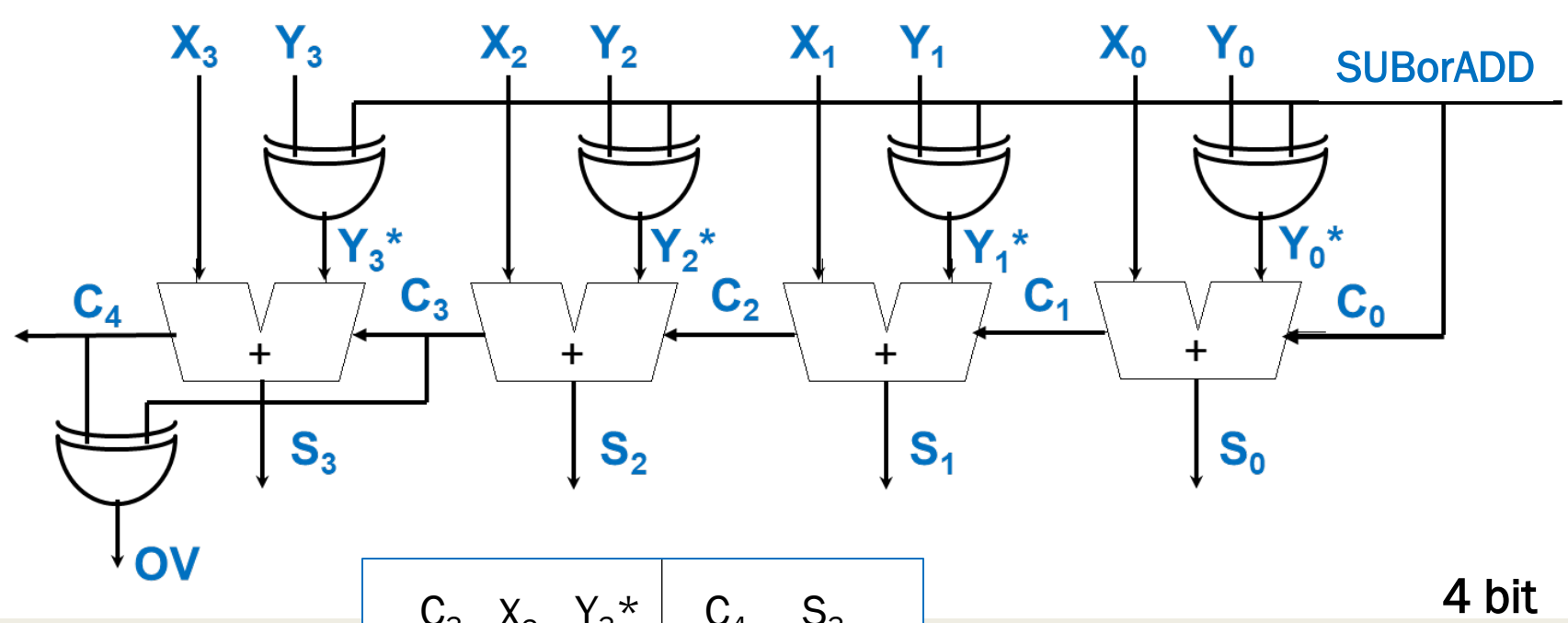


Οι πύλες NAND πιο απλές από τις πύλες AND



*Παράδειγμα 1.22

Πύλες, πίνακες αληθείας και άλλα....



C_3	X_3	Y_3*	C_4	S_3
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

$X_3=Y_3*=1$ & $S_3=0$

$X_3=Y_3*=0$ & $S_3=1$

Πρόσθεση
SUBorADD = 0

$C_3\,C_2\,C_1\,C_0=0$

$X_3\,X_2\,X_1\,X_0$

$+\ Y_3\,Y_2\,Y_1\,Y_0$

~~C_4~~ $S_3\,S_2\,S_1\,S_0$

Αφαίρεση
SUBorADD = 1

$C_3\,C_2\,C_1\,C_0=1$

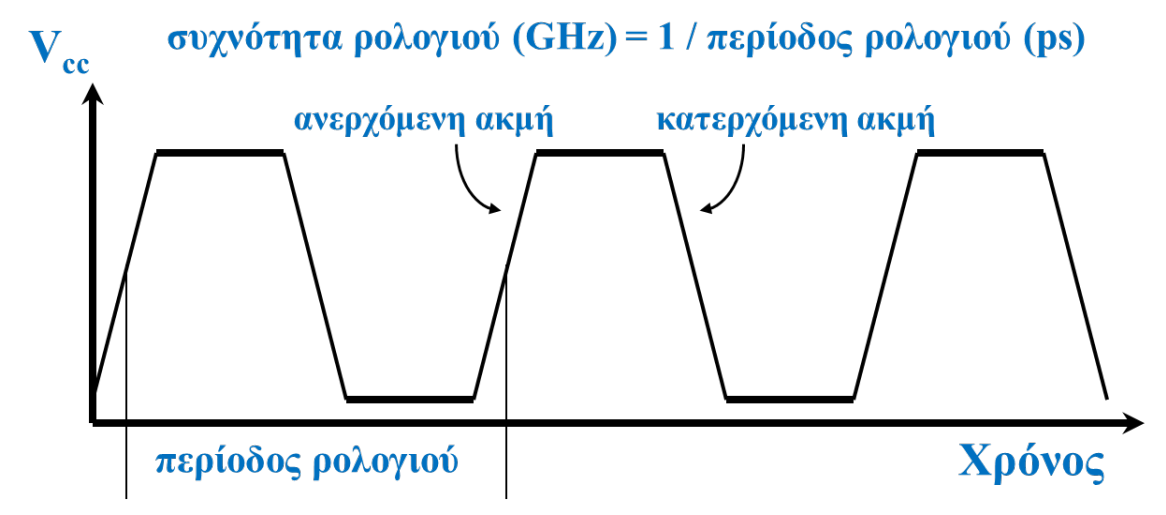
$\overline{X_3}\,\overline{X_2}\,\overline{X_1}\,\overline{X_0}$

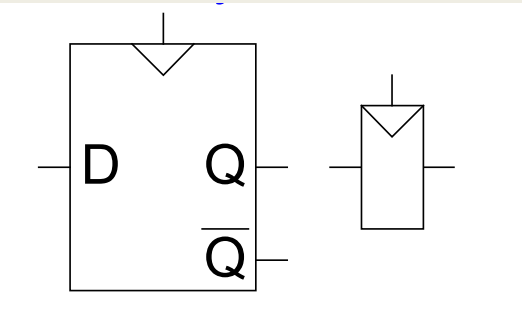
$+\ Y_3\,Y_2\,Y_1\,Y_0$

~~C_4~~ $S_3\,S_2\,S_1\,S_0$

Ρολόγια και Flip Flop

- Το **σήμα του ρολογιού CLK** είναι ένας τετραγωνικός παλμός με εναλλασσόμενα επίπεδα 0 και 1 και με ανερχόμενες (από το 0 στο 1) και κατερχόμενες (από το 1 στο 0) ακμές





Σχεδιασμός κυκλωμάτων με software

VHDL

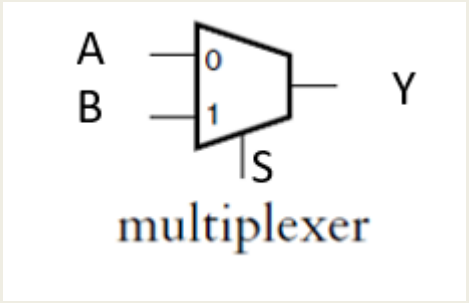
```
library IEEE;use IEEE.STD_LOGIC_1164.ALL;
entity MUX2_1 is
Port (
      A : in  STD_LOGIC;
      B : in  STD_LOGIC;
      S : in  STD_LOGIC;
      Y : out STD_LOGIC    );
end MUX2_1;
architecture Dataflow of MUX2_1 is
begin
      Y <= A when S = '0' else B;
end Behavioral;
```

Verilog

```
module MUX2_1 (
      input  wire A,
      input  wire B,
      input  wire S,
      output wire Y);

      assign Y = (S == 1'b0) ? A : B;

end module
```



George Boole, 1815–1864



- Όντας παιδί εργατών και μην έχοντας την οικονομική δυνατότητα να μορφωθεί μέσω του εκπαιδευτικού συστήματος, ο Boole έμαθε μόνος του μαθηματικά και στη συνέχεια έγινε μέλος του διδακτικού προσωπικού στο Κολέγιο Κουίνς (Ιρλανδία).
- Έγραψε τη μονογραφία An Investigation of the Laws of Thought (1854), όπου παρουσίασε για πρώτη φορά τις δυαδικές μεταβλητές και τις τρεις θεμελιώδεις λογικές πράξεις (logic operations): AND, OR και NOT.
  - *Οι δυαδικές μεταβλητές του Boole μπορούσαν να λάβουν τις τιμές TRUE ή FALSE*
  - *Θεωρούμε ότι είναι συνώνυμοι οι όροι:*
    - 1, TRUE, HIGH
    - 0, FALSE, LOW

Ο Boole και οι κανόνες του...

	Θεώρημα	Δυϊκό Θεώρημα	Ονομασία
Τ1	$B \bullet 1 = B$	$B + 0 = B$	Ουδέτερο στοιχείο
Τ2	$B \bullet 0 = 0$	$B + 1 = 1$	Κυρίαρχο στοιχείο
Τ3	$B \bullet B = B$	$B + B = B$	Ταυτοδυναμία
Τ4	$\overline{\overline{B}} = B$		Διπλό συμπλήρωμα
Τ5	$B \bullet \overline{B} = 0$	$B+\overline{B} = 1$	Συμπληρώματα

Δυϊσμός: Αντιστρέψτε:

- με +
- 0 με 1

1=>Είμαστε σίγουροι ότι το γεγονός είναι αληθές

0=>Είμαστε σίγουροι ότι το γεγονός είναι ψευδές

Ανίχνευση λαθών (διόρθωση αργότερα)

- Προσθέτουμε στην πληροφορία των *N* bit ένα επιπλέον ψηφίο, **το ψηφίο ισοτιμίας P (parity bit)** ώστε το πλήθος των 1 να είναι άρτιο (ή περιττό) σε όλες τις κωδικές λέξεις του κώδικα άρτιας (ή περιττής) ισοτιμίας
- Κωδικές λέξεις του κώδικα άρτιας (ή περιττής) ισοτιμίας

Άρτιας ισοτιμίας

XYZ	P_{even}
000	0
001	1
010	1
100	1
011	0
101	0
110	0
111	1

Περιττής ισοτιμίας

XYZ	P_{odd}
000	1
001	0
010	0
100	0
011	1
101	1
110	1
111	0

Μεταφορά πληροφορίας

- Η ποσότητα πληροφορίας D σε μία μεταβλητή διακριτών τιμών με N διαφορετικές καταστάσεις χαρακτηρίζεται απο την σχέση
  - $D=log_2N$
  - *Ο λογάριθμος έχει βάση το 2*
  - *Η μονάδα μέτρησης του D ειναι το **bit***
- Κάθε δυαδική μεταβλητή μεταφέρει $log_2 2=1$ bit πληροφοριών
- Θεωρητικά, ένα συνεχές σήμα μεταφέρει άπειρη ποσότητα πληροφοριών, αφού μπορεί να πάρει άπειρο πλήθος τιμών
- Στην πράξη, ο θόρυβος και το σφάλμα μέτρησης περιορίζουν τις πληροφορίες που μεταφέρονται στα 10-16 bit, για τα περισσότερα συνεχή σήματα

Επιλεγμένες ασκήσεις

- Άσκηση

  Μια τάξη έχει ένα παλιό ρολόι (με δείκτες) του οποίου ο δείκτης για τα λεπτά έχει χαλάσει.

  - *Α)Εάν μπορείτε να διαβάσετε τον ωριαίο δείκτη στο πλησιέστερο δεκαπεντάλεπτο, τότε πόσα bit πληροφορίας περιέχει το ρολόι για τη μέτρηση του χρόνου;*
  - *Β)Εάν ξέρετε εκ των προτέρων εάν η ώρα είναι πριν ή μετά το μεσημέρι, πόσα **επιπλέον** bit πληροφορίας περιέχει το ρολόι;*

Επιλεγμένες ασκήσεις

- Λύση

Α)Κάθε διάστημα ώρας έχει 4 τμήματα (δεκαπεντάλεπτα). Άρα όλο το ρολόι έχει: 12*4 = 48 διακριτές θέσεις.

Άρα η πληροφορία που έχουμε είναι $\log_2(N)$ όπου N=48=>

$\log_2(48)$=5,58 bit.

Β)Η γνώση του εάν είναι πριν ή μετά το μεσημέρι, αφορά μια **νέα** επιπλέον μεταβλητή με 2 καταστάσεις. Άρα έχουμε μια νέα επιπλέον πληροφορία ίση με $\log_2(2)$=1 bit

Πηγή πληροφορίας

- Πηγή εκπέμπει q πιθανά μηνύματα (m_1, m_2, …, m_q) με πιθανότητα εμφάνισης (p_1, p_2, …, p_q).
- Ισχύει ότι $p_1 + p_2 + \ldots + p_q = 1$
- Η ποσότητα της πληροφορίας που δεχόμαστε για ένα γεγονός εξαρτάται από την πιθανότητα εμφάνισης του γεγονότος. Όσο πιο σπάνιο το γεγονός τόσο πιο πολύ πληροφορία /περιέχει.
- $I(m_k) > I(m_j)$ αν $p_k < p_j$ (1)
- $I(m_k) \to 0$ αν $p_k \to 1$ (2)
- $I(m_k) >= 0$ (3)
- Μια συνάρτηση που ικανοποιεί τα (1), (2), (3) είναι η
  $I(m_k) = \log(1/p_k)$
- Όταν η βάση του λογαρίθμου είναι το 2 τότε η μονάδα πληροφορίας είναι το bit. Σε αυτή την περίπτωση έχουμε: $I(m_k) = \log_2(1/p_k)$. Θεωρούμε ότι πάντα η βάση είναι το 2.

Επιλεγμένες ασκήσεις

- **Άσκηση**

Μια πηγή εκπέμπει σε ένα διακριτό χρονικό διάστημα ένα από πέντε δυνατά μηνύματα, οι πιθανότητες των οποίων είναι:

$p_{1=}1/2$, $p_2=1/4$, $p_3=1/8$, $p_4=1/16$, $p_5=1/16$

Α)Βρείτε το πληροφοριακό περιεχόμενο του κάθε μηνύματος.

Β)Ποιο το μέσο πληροφοριακό περιεχόμενο ανά μήνυμα;

Επιλεγμένες ασκήσεις

- Λύση

Α) Πληροφοριακό περιεχόμενο για κάθε μήνυμα.

$I(m_1)= \log_2(\frac{1}{p_1})= \log_2(\frac{1}{\frac{1}{2}}) =\log(2)=1$*

$I(m_2)= \log_2(\frac{1}{p_2}) = \log_2(\frac{1}{\frac{1}{4}}) =\log(4)=2$

$I(m_3)= \log_2(\frac{1}{p_3}) = \log_2(\frac{1}{\frac{1}{8}}) =\log(8)=3$

$I(m_4)= \log_2(\frac{1}{p_4}) = \log_2(\frac{1}{\frac{1}{16}}) =\log(16)=4$

$I(m_4)= \log_2(\frac{1}{p_5}) = \log_2(\frac{1}{\frac{1}{16}}) =\log(16)=4$

*Εναλλακτικά: $I(m_1)= \log_2(\frac{1}{p_1}) =-\log_2(p_1)=- \log_2(\frac{1}{2}) =1$. Ομοίως και τα υπόλοιπα $I(m_k)$

Επιλεγμένες ασκήσεις

- Λύση

Β) Μέσο Πληροφοριακό περιεχόμενο ανά μήνυμα

$H= p_1*I(m_1) + p_2*I(m_2) + p_3*I(m_3) + p_4*I(m_4) + p_5*I(m_5)$

$=(1/2)*1+(1/4)*2+(1/8)*3+(1/16)*4+(1/16)*4=$

$=0,5+0,5+0,375+0,25+0,25=$

$=1,875$ bit/message